

Funktionsbeschreibung

Rechenautomat RAE 4/30-3

Ausgabe 1. 6. 1969



Olympia Werke AG - Wilhelmshav

Funktionsbeschreibung

Rechenautomat RAE 4/30-3

Ausgabe 1. 6. 1969

Vorliegende Druckschrift ist unser Eigentum und auf Verlangen sofort zurückzugeben.
Sie ist ausschließlich für den Besitzer bestimmt und darf ohne unsere ausdrückliche Einwilligung auch nicht auszugsweise durch Verleih, Abschrift oder Foto zur Kenntnis Dritter gebracht werden.

Olympia Werke AG · Wilhelmshaven

1/64/044/01 - Teil II - Printed in Germany · Imprimé en Allemagne

Einleitung

Die nachstehende Funktionsbeschreibung Teil II für das Gerät RAE 4/30 baut sich auf der Funktionsbeschreibung für das Modell RAE 4/15 Teil II auf. Die einzelnen Kapitel behandeln jeweils eine Leiterplatte bzw. die Stromversorgung des Gerätes.

Zum Verständnis der Funktionsbeschreibung ist es notwendig, die logischen Schaltpläne aus der Schaltbildmappe für das Gerät RAE 4/30 als Schaltungsgrundlage zu verwenden. Es ist bewußt darauf verzichtet worden, die logischen Schaltbilder noch einmal abzudrucken, da diese sich bereits im Zusammenhang mit den Bestückungsplänen und Stromlaufplänen in der Schaltbildmappe in verkleinerter Form befinden.

Die Funktionsbeschreibung ist auf den Gebrauch durch die RAE-Spezialisten, die die Ausbildungsstufe 2 erhalten haben, zugeschnitten. Die Auflage ist bewußt niedrig gehalten, so daß wir pro Büro maximal 2 bis 3 Exemplare dieser Funktionsbeschreibung ausgeben können.

OLYMPIA WERKE AG
Vertrieb Kundendienst

Inhaltsangabe

Verzeichnis der Kippstufenbezeichnungen

Stromversorgung

Allgemein
Transformator 1
Transformator 2
Treiberwandler
Der Kippvorgang
Frequenzeinstellung
Transformator 3
Die Regelung
Kommalampe
Ziffernanzeigeröhre
Ziffernanzeige
Kommaanzeige
Anzeigelampen

Stellenausgabe

Kurzbeschreibung
Funktionsweise der ODER-Gatter
Funktionsweise einer Schaltstufe
Schaltvorgang

Ziffernausgabe

Kurzbeschreibung
Erklärung
Anzeigen der Kathode 4 (Beispiel)
Erklärung des NPN-Schalttransistors

Zwischenregister

Kurzbeschreibung
Eintasten von Ziffern
Wirkungsweise
Vorwärts-Rückwärtszählung
Kippstufe ZR
Kippstufe ÜS

Speicherzähler

Kurzbeschreibung
Erklärung
Zusammensetzung der Takte des Speicherzählers
Impulspläne der Takte

Taktverteiler

Kurzbeschreibung
Anfangstakt
Verschiebetakt
Lesetakt
Eingangstakt
Kippstufe PK
8' Taktgeber
Takt x
4. Takt, Takt 4 und 8
Impuls ZV
TKb und TKb
Pausenablaufs-Impulsplan

Kommprogramm

Kurzbeschreibung
Kippstufe MS
Kippstufe DK
Kippstufe DS und DV
Kippstufe KT und UK
Kippstufe S

Saldieranzeige

Kurzbeschreibung
Erklärung
Beispiel $5-8 = -3$
Beispiel $-12 \times 12 = -144$
Beispiel $12 \times -12 = -144$
Beispiel $-12 \times -12 = +144$

Funktionsregister

Kurzbeschreibung
FR
RW
KD
Der Zähler

Steuerung

Allgemeine Beschreibung

Verknüpfung

Kurzbeschreibung
Leseverstärker
Der verzögerte Lesetakt
LA und LB
Der Weg einer Verknüpfung
Kippstufe LS (Leseschalter)
Kippstufe SV (Stellenverschiebung)
Schematische Darstellung einer Stellenverschiebung
Kippstufe KR
Kommavergleich KB-KC

Speicherschalter

Kurzbeschreibung
Aufbau der Speichermatrix
Der elektronische Schalter
Kupplungsprinzip einer Matrix
Schematik zur Auffindung der Kerne

Treiberschalter

Kurzbeschreibung
Die Stromregelstufen
Schalt- und Verstärkerstufen
Schwellwertgeber
Regeneration 2
Leseschalter
Speichereinblicktasten
AZE

Programmschlüssel

Kurzbeschreibung
Funktionsweise
K 1
KV 1, KV 2
S 11
Reg. 2
PK

Sonderfunktionen

Kurzbeschreibung
Stromregelstufen x und y
Kapazitätsanzeige
Die automatische Löschung
Unterbefehle des Kommaprogramms

Verzeichnis der Kippstufenbezeichnungen für RAE 4/30-3

<u>Kurzzeichen</u>	<u>Benennung</u>	<u>Platte</u>
AL	Automatische Löschung	Sonderfunktion
AT	Anfangstakt	Taktverteiler
DK	Divisions-Komma	Kommaprogramm
DS	Divisionsverschiebung Stop	Kommaprogramm
DV	Divisionsverschiebung	Kommaprogramm
GT	Gleichtaste	Funktionsregister
KA	Kapazitätsanzeige	Sonderfunktion
KB	Kommastellenvergleich	Verknüpfung
KC	Kommastellenvergleich	Verknüpfung
KD	Kapazitätsüberschreitung Division	Funktionsregister
KR	Kommarechnung	Verknüpfung
KS	Korrektursechs	Speicherzähler
KT	Kommataste	Kommaprogramm
LA	Lesespeicher A	Verknüpfung
LB	Lesespeicher B	Verknüpfung
LS	Leseschalter	Verknüpfung
MK	Multiplikations-Komma	Kommaprogramm
MS	Multiplikations-Stop	Kommaprogramm
MZ 1	Minuszeichen Speicher 1	Saldieranzeige
MZ 2	Minuszeichen Speicher 2	Saldieranzeige
MZ 3	Minuszeichen Speicher 3	Saldieranzeige
MZ 4	Minuszeichen Speicher 4	Saldieranzeige
MZ 5	Minuszeichen Speicher 5	Saldieranzeige
PA	Programmstufe A	Steuerung
PB	Programmstufe B	Steuerung
PC	Programmstufe C	Steuerung
PK	Programm Komma	Taktverteiler
PT	Pseudotetrade	Speicherzähler
RA	Zählstufe A	Zwischenregister
RB	Zählstufe B	Zwischenregister
RC	Zählstufe C	Zwischenregister
RD	Zählstufe D	Zwischenregister

Kurzzeichen	Benennung	Platte
RWA	Rechenwerk A	Saldieranzeige
RWB	Rechenwerk B	Saldieranzeige
RWC	Rechenwerk C	Saldieranzeige
RW	Rechenwerk <u>+</u>	Funktionsregister
S	Schiftung	Kommaprogramm
SA	Zählstufe A	Speicherzähler
SB	Zählstufe B	Speicherzähler
SC	Zählstufe C	Speicherzähler
SD	Zählstufe D	Speicherzähler
SE	Zählstufe E	Speicherzähler
SF	Zählstufe F	Speicherzähler
SV	Stellenverschiebung	Verknüpfung
TKa	Pausenablauftakt	Taktverteiler
TKb	Pausenablauftakt	Taktverteiler
TKc	Pausenablauftakt	Taktverteiler
ÜK	Überlauf Komma	Kommaprogramm
ÜS	Übertragungsspeicher	Zwischenregister
ZA	Zählstufe A	Funktionsregister
ZB	Zählstufe B	Funktionsregister
ZC	Zählstufe C	Funktionsregister
ZD	Zählstufe D	Funktionsregister
ZF	Zehner-Flip-Flop	Verknüpfung
ZR	Zwischenregister	Zwischenregister
ZV	Zehnervorbereitung	Verknüpfung
ZW	Zählwerk	Funktionsregister

Die StromversorgungAllgemein:

Die Stromversorgung ist für den Anschluß an 220 V bei 50/60 Hz vorgesehen. Die Leistungsaufnahme beträgt dann 80 W. Es bestehen zusätzlich die Anschlußmöglichkeiten für 110 V und 240 V.

Durch die Stromversorgung werden 4 geregelte Gleichspannungen erzeugt (+ 12,6 V, - 12 V, + 80 V, 200 V).

Transformator 1

Über einen 2-poligen Ausschalter wird dem Transformator die Speisepannung zugeführt, die beidseitig mit je 1 A abgesichert ist. Durch ein, mit einem Widerstand und einem Kondensator gebildeten RC-Glied, werden hochfrequente Spannungsspitzen kurzgeschlossen. Der Transformator ist primärseitig mit Anzapfungen für 110 V, 160 V, 185 V, 220 V und 240 V versehen. Der Spaltpolmotor des Lüfters ist an die 160 V Anzapfung angeschlossen, um einen ruhigen Lauf zu gewährleisten. Es wird hierbei die Wirkung als Spartrafo ausgenutzt. Bei einer Frequenz von 60 Hz ist der Lüfter an den Anschlußpunkt 185 V/60 Hz anzuschließen.

Sekundärseitig ist der Transformator mit zwei Wicklungen versehen, die eine Anzapfung haben. Ihre Ausgangswchselspannungen sind 2 x 19 V (13 - 14, 15 - 16), 17,2 V (8 - 9) und 21,3 (9 - 10). An den 19 V-Wicklungen sind zwei Zweiweggleichrichtersysteme angeschlossen, deren Ausgänge den Regelstufen zugeführt werden. Die restlichen beiden Spannungen werden durch Einweggleichrichter gleichgerichtet. Es sind die Betriebsspannungen für die Regelung. Die geregelten +12,6 V sind mit einer Sicherung von 4 A abgesichert.

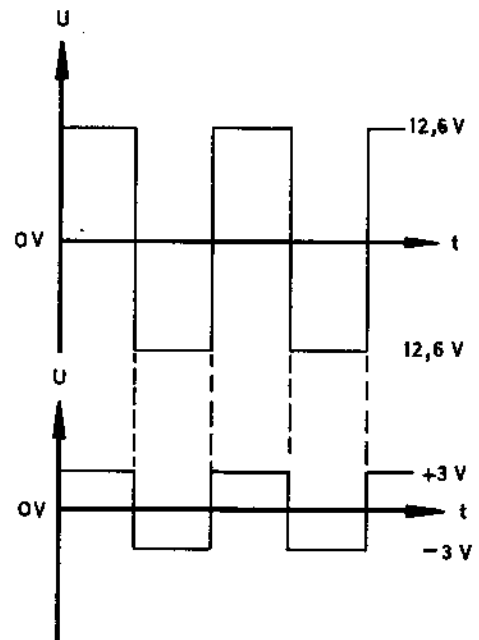
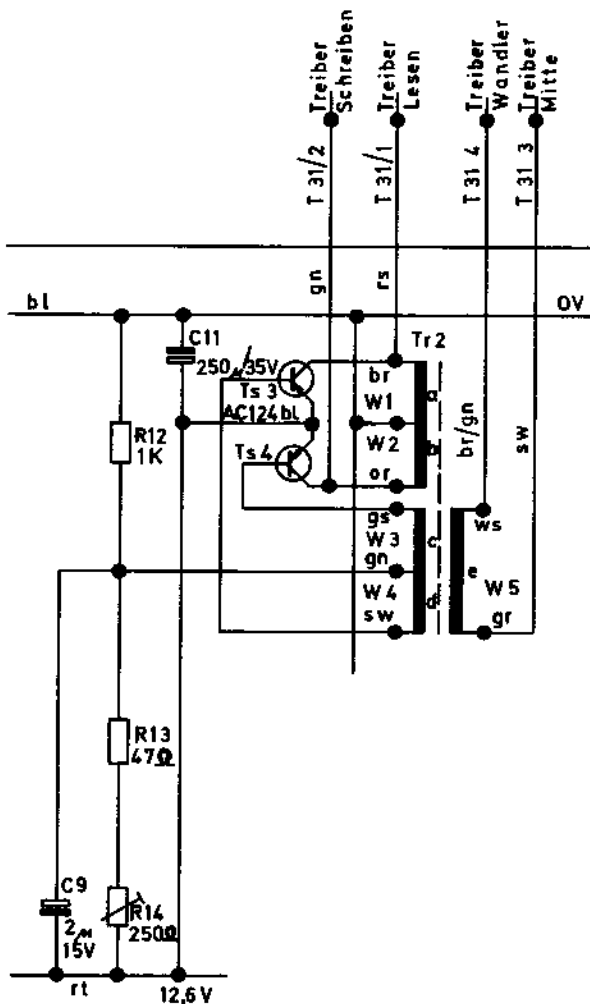
Transformator 2

Dieser Transformator besteht aus Schalenkernen. Durch die Topfform können die magnetischen Verluste gering gehalten werden. Bedingt durch das Material kann man, die bei der benutzten Frequenz (25 kHz) auftretenden Wirbelstromverluste geringhalten. Deshalb sind auch die Abmaße

des Transformators verhältnismäßig klein. Er ist ein Bauteil des Treiberwandlers.

Der Treiberwandler

Der Treiberwandler ist ein selbstanschwingender Gegentaktzerhacker, mit dessen Hilfe aus einer Gleichspannung von 12,6 V symmetrische Rechteckimpulse erzeugt werden. Ihre Frequenz ist zwischen 25 und 33 kHz einstellbar. Diese "Grundtaktfrequenz" ist für die Geschwindigkeit der Funktionsabläufe im Rechner entscheidend. Die Transistoren Ts 3 und Ts 4 schalten im Takt der Frequenz die Gleichspannung von 12,6 V jeweils auf die Ausgänge Treiber Schreiben und Treiber Lesen. Gleichzeitig sind am Ausgang der Sekundärwicklung + 3 V zu messen, die mit der Lese- und Schreibspannung phasengleich sind.



Das Anschwingen

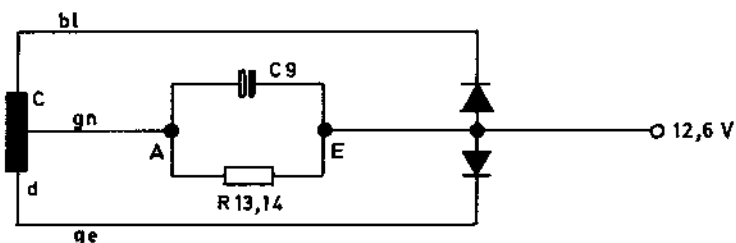
Im Einschaltmoment erhalten beide Transistoren über den Spannungsteiler R_{14} , R_{13} , R_{12} gleiche Basisspannung. Bedingt durch Exemplarsteuerung (unterschiedliche Stromverstärkung) wird nun ein Transistor leitend werden. Wir nehmen an, daß in diesem Fall Ts 3 durchschaltet. In der Wicklung a baut sich eine Spannung auf, und es beginnt ein Kollektorstrom zu fließen. Solange die Höhe des Stromflusses nicht konstant ist, (d.h. größer wird) wird ein sich änderndes Magnetfeld im Eisenkern aufgebaut, welches in den Wicklungen c, d und e eine Spannung induziert. Diese Spannung ist in c und d so gerichtet, daß die Basis von Ts 3 negativer und die Basis von Ts 4 positiver wird. Dadurch wird erreicht, daß Ts 3 noch intensiver geöffnet und Ts 4 völlig gesperrt ist.

Der Kippvorgang

Sobald sich der Basisstrom von Ts 3, bedingt durch des Spannungsteiler R_{14} , R_{12} , R_{13} nicht mehr erhöhen kann, wird auch der Kollektorstrom konstant. Wenn sich der Kollektorstrom in der Wicklung a nicht mehr erhöht, wird auch das Magnetfeld konstant werden und keine Induktionswirkung mehr auf c und d haben. Die Spannungen in c und d brechen zusammen, ihre Vorzeichen kehren sich um. Das bedeutet, daß Ts 3 schlagartig gesperrt und Ts 4 schlagartig leitend wird. Im Ts 4 beginnt ein Kollektorstrom zu fließen. Es findet nun mit Ts 4 der gleiche Vorgang statt, der zuvor beim Ts 3 beschrieben wurde.

Frequenzeinstellung

Durch den Einstellwiderstand R_{14} läßt sich die Frequenz regeln. Zum Verständnis des Vorganges betrachtet man zweckmäßigerweise zunächst nur die Ersatzschaltung, bestehend aus der Basisansteuerung durch die Wicklungen c und d, die Parallelschaltung von R_{13} R_{14} mit C 9 und die Basis-Emitter-Dioden der Transistoren.



Die an bl und ge auftretenden gegenphasigen Spannungen werden durch die Emitter-Basis-Dioden gleichgerichtet und bei gn der anstehenden Gleichspannung zuaddiert. Es ergibt sich zwischen A und E ein Spannungsgefälle (A ist positiver als E). Der Kondensator lädt sich auf (etwa +3 V).

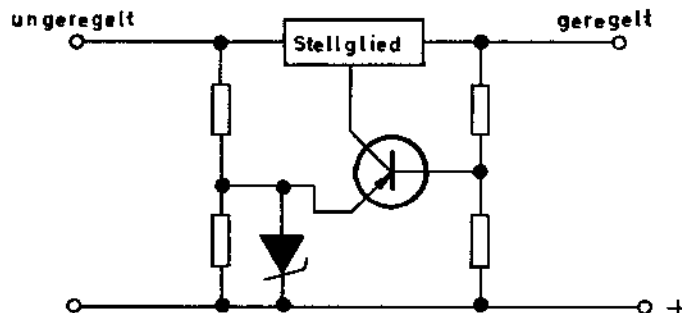
Durch R_{14} läßt sich die an A auftretende Gleichspannung regeln (Spannungsteilereffekt). Nach Addition der Steuerspannung aus der Wicklung gn liegt die Summe der Spannungen je nach Potentiometereinstellung mehr oder weniger hoch. Von der Höhe dieser Spannung ist die Zeit für das Durchschalten der einzelnen Transistoren abhängig, da nur solange ein Basisstrom fließen kann, bis die eingestellte Spannung (an R_{14}) erreicht ist, dann kippt die Anordnung um.

Transformator 3

Der Aufbau und die Wirkungsweise dieses Transformators gleichen dem Transformator 2. Jedoch ist seine Frequenz nicht regelbar, sondern fest eingestellt. Außerdem werden hier sekundärseitig die Spannungen 80 V und +200 V abgenommen, die durch vorgeschaltete Zweiweggleichrichter gerichtet werden. Sie werden für die Ansteuerung der Ziffernröhren benutzt. Da die Versorgungsspannung der Wechselrichtung die geregelten +12,6 V sind, müssen auch folgerichtig die daraus gewonnenen +80 V und +200 V geregelt sein. Dadurch wird vermieden, daß bei Entnahme aus Transformator 1 eine zusätzliche Regelung erforderlich wäre.

Die Regelung

Eine Möglichkeit, eine Gleichspannung zu regeln, zeigt im Prinzip die folgende Abbildung:

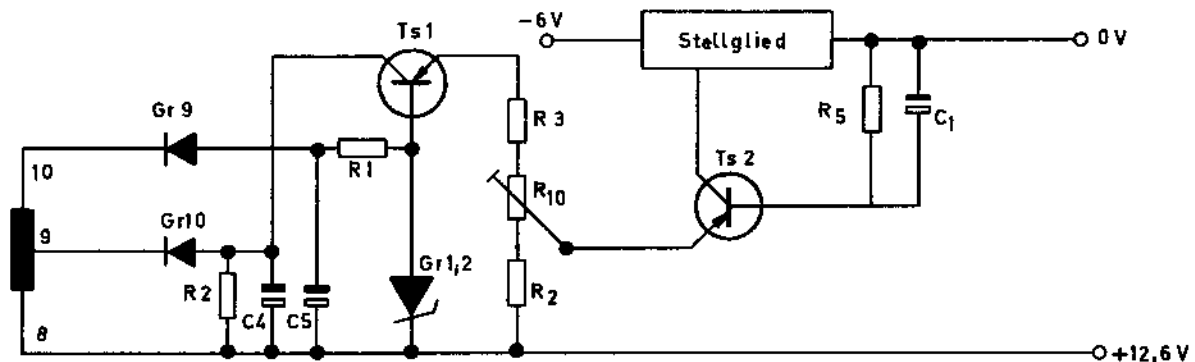


Durch die Zenerdiode erhalten wir eine konstante Spannung, auf die alle abweichende Spannungen bezogen werden. Diese Zenerspannung wird ständig über den Transistor mit der geregelten Spannung verglichen. Zu diesem Zweck liegt am Emitter die Zenerspannung und an der Basis über einen Spannungsteiler ein Potential, das der geregelten Spannung proportional ist. Ändert sich die geregelte Spannung, wird auch der Durchlaßwiderstand des Transistors verändert. Er steuert das Stellglied so an, daß er einer Spannungsänderung entgegenwirkt.

Eine derartige Regelung reicht für die negative Gleichspannung (-12 V) aus, da diese Spannung nur an einer wenig kritischen Stelle des Rechners benötigt wird. Die Hauptspeisespannung des Rechners ist die positive 12,6 V Gleichspannung. Dieser Wert muß sehr korrekt eingehalten werden. Auch bei größeren Lastschwankungen darf er sich nicht verändern. Derartige Lastschwankungen verändern jedoch den Spannungsteiler - und somit auch das Basispotential des Vergleichstransistors. Damit wird der Emitterstrom verändert und gleichzeitig, da der Emitterstrom auch den Zenerstrom beeinflusst, die Zenerspannung. Diese Spannungsänderung verläuft aber gleichsinnig mit dem Spannungsteilerpotential, so daß sich dadurch die Regelwirkung verschlechtert. Um diesen Nachteil zu vermeiden, wird für die Regelung der 12,6 V Gleichspannung zur Entkopplung von Zenervergleichsspannung und dem Vergleichstransistor ein Emitterfolger eingesetzt. (Spannungsverstärkung eines Emitterfolgers = 1).

Wenn also durch eine höhere Last die Ausgangsspannung geringer wird, öffnet Ts 2 durch die negativere Basissteuerung mehr und zieht über R 3 und R 10 einen höheren Strom. Der Spannungsabfall über R 3 und R 10 wird größer. Das bewirkt, daß Ts weiter geschlossen wird, um die Zenerspannung von Gr 4, 5 und die Vergleichsspannung über f 3, R 10 auszugleichen.

Der Emitter von Ts 2 wird deshalb negativer und somit auch das Kollektorpotential. Das bedeutet aber, daß das Stellglied (ADZ 11) weiter geöffnet.



Die Normalspannung (Zenerspannung) ist hierbei höher als die geregelte Spannung vorgesehen. Am Potentiometer R 10 wird das Potential für die zu regelnde Spannung abgenommen. Die Basis des Vergleichstransistors Ts 2 ist direkt mit der geregelten Spannung verbunden. Spannungsänderungen durch Lastschwankungen werden nun völlig für den Regelvorgang ausgenutzt. Der Emitterstrom des Vergleichstransistors beeinflusst nur noch den relativ niederohmigen Lastwiderstand (R 2, R 10, R 3) des Emitterfolgers. Der Einfluß des Emitterstromes auf den Zenerstrom ist deshalb vernachlässigbar klein.

Der Vergleichstransistor Ts 2 steuert das Stellglied (ADZ 1) über eine Kaskade (Ts 3, Ts 4) an. Die Kaskade ist erforderlich, um die nötige Steuerleistung für den Leistungstransistor aufzubringen. An R 10 kann die Höhe der Normalspannung (Vergleichsspannung) für Ts 2 variiert werden. R 10 dient somit zur genauen Einstellung der geregelten Spannung.

Die Regelstufen befinden sich auf der Platte "Steuerung".

Anzeige

In der Anzeige werden die eingegebenen und errechneten Zahlen sichtbar gemacht. Sie besteht auf 15 Ziffernanzeigeröhren und 16 Kommalampen. Außerdem ist vorgesehen, mit Hilfe von Glühlampen eine Speicherbelegung, eine negative Zahl und eine Kapazitätsüberschreitung anzuzeigen.

Kommalampe

Die Kommalampe ist eine Glimmlampe. Der Glaskolben ist mit einem, die Ionenemmission erleichternden Gas gefüllt. Zwei Bleche sind in dem Kolben eingeschmolzen. Bei ausreichend hoher Spannung (Zündspannung etwa 80 V), die an die Bleche gelegt wird, leuchtet eine emittierte Ionenwolke. Bei Anlegen von Wechselspannung leuchten die Ionen an beiden Elektroden, bei Gleichspannung nur die Ionen an der Kathode.

Ziffernanzeigeröhre

Auch die Ziffernanzeigeröhre ist eine Glimmlampe. Ihr Funktionsprinzip ist gleich dem der Kommalampe. Sie hat jedoch mehr Elektroden:

Anode, Kathoden als Ziffern ausgebildet (von 0-9) und eine Hilfsanode, welche das Zünden erleichtern soll.

Eine Ziffer der Röhre wird gezündet, wenn die Anode über die "Stellenausgabe" an 194 V Gleichspannung, und die Kathode über die "Ziffern- ausgabe" an 7 V Gleichspannung gelegt wird. Es liegt dann eine Spannung von 187 V an der Röhre an. Die Hilfsanode ist dabei ständig an 0 V gelegt.

Ziffernanzeige

Wird in der Tastatur eine Ziffer eingetastet, dann wird über das "Zwischenregister" der binäre Wert bestimmt und in der "Stellenausgabe"

die Anode der jeweiligen Anzeigeröhre (1 - 15) von 115 V auf 194 V geschaltet. Dadurch ist die Stelle der Ziffer festgelegt. In der "Ziffernausgabe" wird der binäre Wert wieder in den dekadischen Wert umgewandelt, und die entsprechenden Kathode, die Ansteuerung der einzelnen Kathoden ist allen Röhren gemeinsam, von 80 V auf 7 V heruntergeschaltet. Es liegen nun alle Kathoden der angesteuerten Ziffer auf 7 V und nur eine Anode liegt auf 200 V. Das bedeutet, daß die Ziffer nur in einer Anzeigeröhre erscheint. Die Ziffer ist, bedingt durch den Speicherdurchlauf, nur 4 bits lang gezündet. Dann wird die nächste Stelle angezeigt.

Kommaanzeige

Alle Kommalampen werden mit ihren Anoden gemeinsam an 115 V gelegt und im Anzeigefalle auf 200 V geschaltet. Von der 0. bis 9. Stelle ist das jeweilige Komma auf die Ziffer (Kathode) 0 - 9 gelegt. Die 10. - 15. Stelle des Kommas wird jeweils ebenso wie die Kathoden auf der "Ziffernausgabe" von 80 V auf 7 V umgeschaltet. Wird nun ein Komma getastet, so ist es durch die gemeinsame Anode und durch die jeweilige Kathode in seiner Stelle festgelegt.

Anzeigelampen

Die Ansteuerung der Anzeige für Kapazitätsüberschreitung, Speicher und Minuslampe geschieht von der Platte "Saldieranzeige".

Stellenausgabe

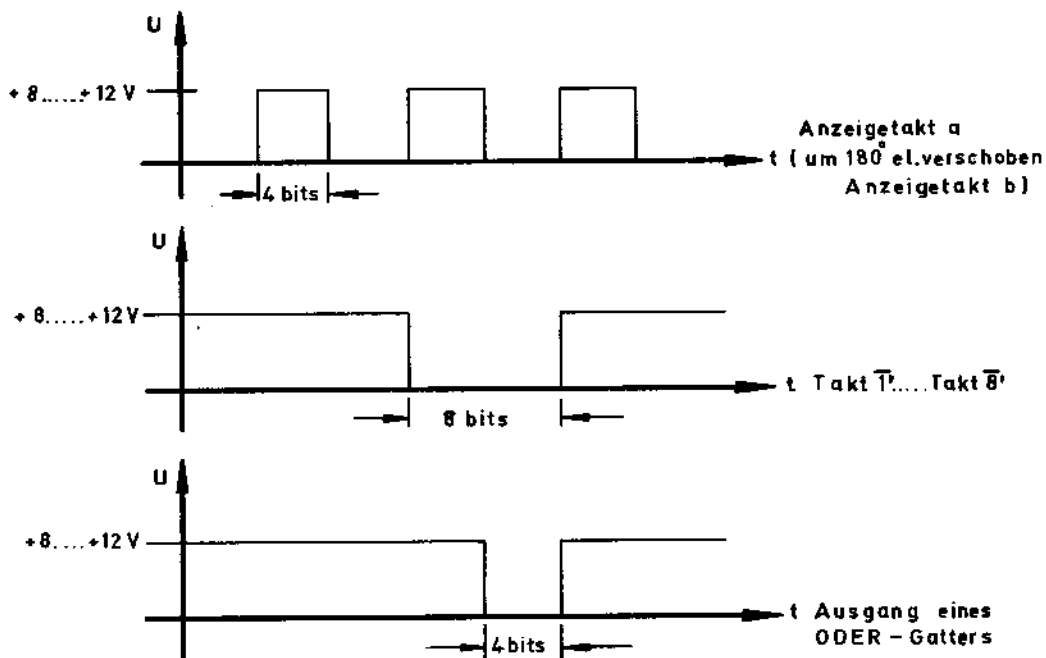
Kurzbeschreibung

Die Platte Stellenausgabe dient der Auswahl der gemeinsamen Anoden der 15 Ziffernanzeigeröhren und der Kommalampen. Die Ansteuerung der 16 Umschalter geschieht durch die Anzeigetakte a und b und den dazugehörigen Takten $\bar{1}'$ bis $\bar{8}'$ (Zeilenauswahlakte), sowie dem Pausenablufttakt Tkb.

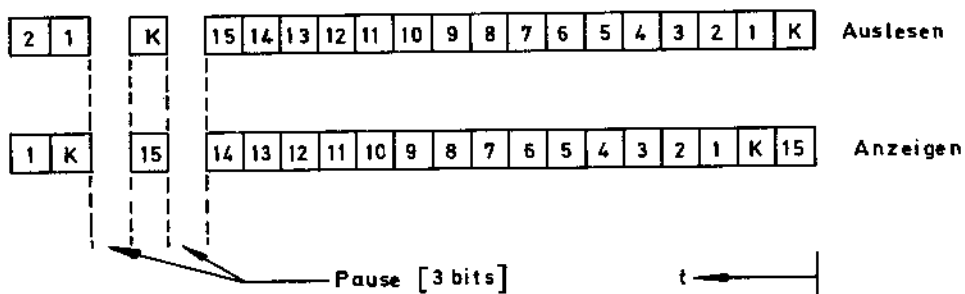
Erklärung

Anzeigetakt a wird gebildet auf Platte Speicherzähler (Ausgang Kippstufe SC) und hat die Zeitdauer von 4 bits. Sein Potential beträgt 8 - 10 Volt und ist gegenüber dem "Anzeigetakt b" um 180° phasenverschoben.

Funktionsweise der ODER-Gatter

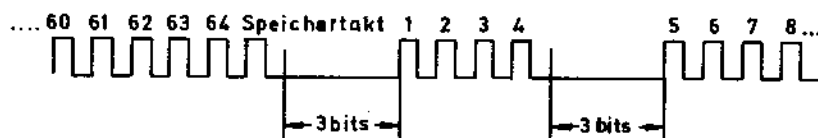


Der Eingang TKb bewirkt eine zusätzliche Sperrung der 15. Ziffern-anzeigeröhre. Seine Notwendigkeit ergibt sich aus dem Zusammenwirken des Auslesens aus dem Speicher und der Anzeige des ausgelesenen Wertes.



Wie aus der nachstehenden Zeichnung zu ersehen ist, wird während des Anzeigens einer Stelle die darauffolgende ausgelesen.

Während eines Speicherdurchlaufes (64 bits) liegen vor dem ersten und fünften bit je eine Pause von 3 bits.



Da das Auslesen jeder Dezimalziffer die Zeit von 4 bits beansprucht, sind auch die Ziffernröhren jeweils 4 bits lang gezündet. Während der ersten 4 bits wird das Komma ausgelesen und die 15. Stelle angezeigt. Da zwischen dem 1. und 2. bit die erste Pause von 3 bits liegt, würde die an 15. Stelle befindliche Anzeigeröhre fast doppelt so lange gezündet sein wie die übrigen Ziffernröhren. Das menschliche Auge hätte den Eindruck, als würden diese Ziffernröhren heller als die übrigen leuchten.

Um diesen Eindruck zu vermeiden, wird während der Pausenzeit ein positiver Impuls auf den Eingang TKb des zugehörigen ODER-Gatters gegeben, so daß die 15. Ziffernröhre während der Pause nicht zünden kann.

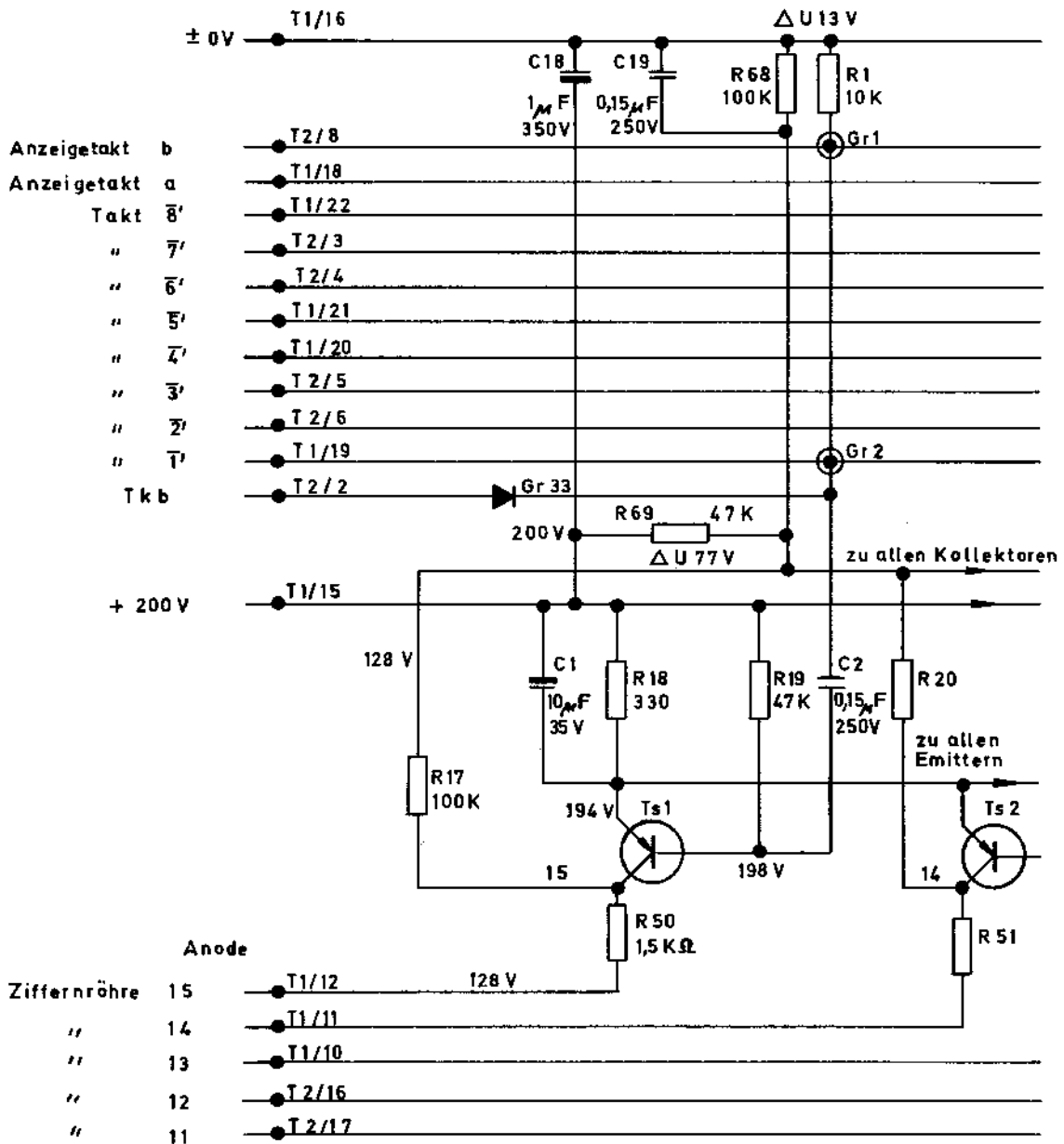
Funktionsweise einer Schaltstufe

Betrachten wir den Ruhestand der Schaltstufe, so stellen wir fest, daß aufgrund der im Schaltbild eingezeichneten Spannungswerte der Transistor Ts 1 geschlossen sein muß.

Während dieser Zeit stellt sich durch die Spannungsteilung R 68 und R 69 ein Spannungspotential von ca. 128 Volt über die Widerstände R 17 und R 50 an der Anode der Ziffernröhre 15 ein. Die Kondensatoren C 18 und 19 dienen der Glättung und dem Auffangen von Spannungsschwankungen während des Schaltens der verschiedenen Ziffernröhren bzw. elektronischen Schaltern.

Schaltvorgang

Zum Schalten der Ziffernröhre (in diesem Fall Ziffernröhre 15) benötigen wir den Takt $\bar{1}$ ' und Anzeigetakt b. Da es sich hierbei um Impulswechsel von 12 Volt auf 0 Volt handelt, (was einem negativen Impuls gleich kommt) ist die Wirkungsweise des hier eingezeichneten ODER-Gatters einem UND-Gatter gleichzusetzen. Daraus ist ersichtlich, daß beide Impulse zum Schalten erforderlich sind.



Der Kondensator C 2, der zur Trennung der hohen Gleichspannung gegenüber den Eingängen dient, ruft eine Differenzierung der Eingangsimpulse hervor, beeinträchtigt aber durch die hohe Zeitkonstante C_2 , R 19 nicht das sichere Durchschalten. Schaltet der Transistor Ts 1 durch (das geschieht durch Herabsetzen der Basisspannung durch die negativen Eingangssignale), ist die Strecke R 18 Emitter-Kollektor gegenüber R 69-R 17 erheblich niederohmiger.

Es wird also das volle 200 Volt Potential an der Anode der Ziffernröhre 15 stehen, da durch diese Strecke die vorher erwähnte Spannungsteilerkette keine Berücksichtigung findet. Diese Schaltanordnung enthält Bauteile, die für das Arbeiten sämtlicher 16 Schaltstufen verantwortlich sind.

Es handelt sich hierbei um die Spannungsteilerkette R 68, R 69, die das Potential von 128 Volt über alle Widerstände - dem Widerstand R 17 entsprechend - den einzelnen Anoden zuführt.

Die Parallelschaltung C 1 und R 18 zwischen 200 Volt und dem Emitter ist bei allen 16 Schaltstufen gemeinsam. Das Durchschalten einer der 16 Schaltstufen ruft einen entsprechenden Spannungsabfall von ca. 6 Volt hervor. Da alle Emitter mit dieser Spannung von 194 Volt belegt sind, können keine Störimpulse (die nicht größer als -4 Volt sind) ein ungewolltes Durchschalten hervorrufen.

Die 15. Ziffernröhre ist zusätzlich mit dem Eingang TKb belegt. TKb führt nur während der Pause von 3 bits vor dem Verarbeiten des Kommas L-Signal. Dadurch ist zu diesem Zeitpunkt zusätzliche dritte "UND"- Bedingung nicht erfüllt.

ZiffernausgabeKurzbeschreibung

Wenn über die Steckeinheit Stellenausgabe die Auswahl der anzuzeigenden Stelle erfolgt ist, muß jetzt die anzuzeigende Dezimalziffer angesteuert werden. Auf der Steckeinheit Ziffernausgabe erfolgt zu diesem Zweck für die Anzeigedauer von 4 bits eine Speicherung der parallel vorliegenden binären Information in vergleichartigen Kippstufen. Im Anschluß an diese Kippstufen folgt eine Decodier-Matrix, in welcher die Rückübertragung der Information vom Binärsystem in das Dezimalsystem erfolgt.

Zur Anzeige einer Dezimalziffer wird innerhalb einer Stelle die zugehörige Kathode von +80 Volt auf +7 Volt umgeschaltet. Zur Anzeige eines Kommas wird an entsprechender Stelle die Kathode der Kommalampe von + 80 Volt auf +7 Volt umgeschaltet. Die Dezimalziffer oder die Kommastelle wird jeweils durch die Decodier-Matrix angegeben.

Erklärung

Das Blockschaltbild zeigt uns die vier Kippstufen AA, AB, AC und AD, die uns die Wertigkeiten 4 8 1 2 angeben. Die Ansteuerung der Kippstufen erfolgt durch das Zwischenregister (gekennzeichnet als Verschieberegister), mit Ausnahme der Kippstufe AB, die von der Verknüpfung LA direkt angesteuert wird. Die Auslösung aller 4 Kippstufen erfolgt durch den Zifferntakt. Der Zifferntakt hat die Zeitdauer von 4 bits und wird auf dem Speicherzähler (Kippstufe SA und SB - Untersetzung 1:4) gebildet und hat die Aufgabe, eine verschlüsselte Dezimalziffer zu kennzeichnen.

Die Eingänge x= und := neutralisieren während der Rechenzeit den Zifferntakt, d.h. es findet eine Unterdrückung des Anzeigevorganges während der Rechnung statt (Beseitigung des Flimmerns).

Da bei Addition und Subtraktionen die Rechenzeit sehr kurz ist, braucht der Zifferntakt nicht unterdrückt zu werden.

Komma 14: dieses Ausgangssignal ist das Zeichen dafür, daß die Kommaverschiebung bei Division die 14. Stelle erreicht hat, und damit wird das Verschieben des Zahlenwertes im Register abgebrochen.

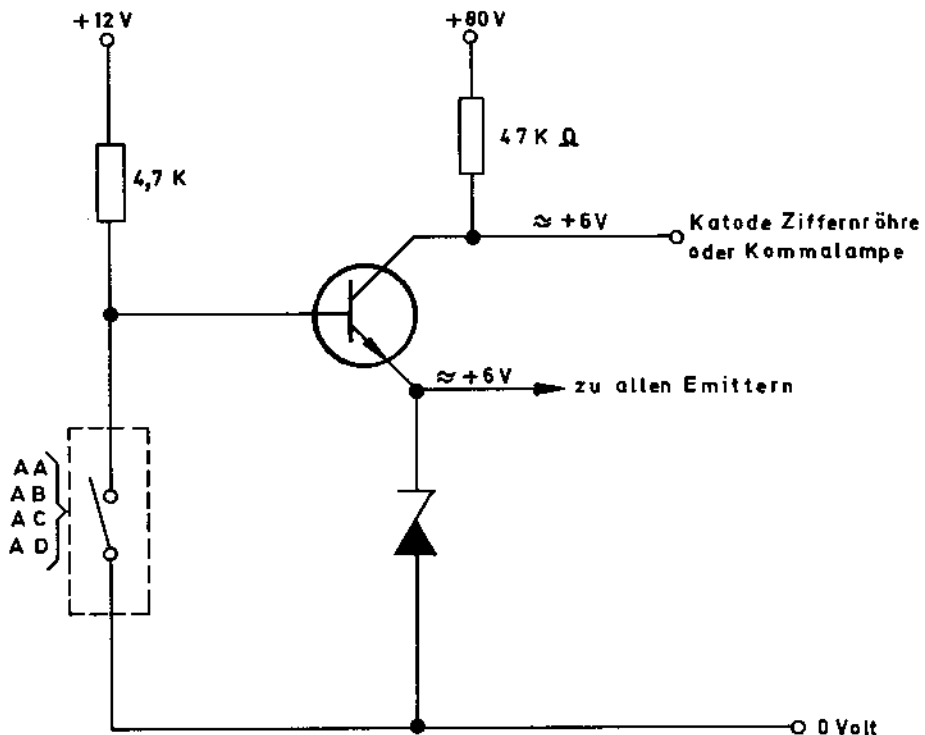
Die Eingänge Taste III und KAO verhindern bei Kapazitätsüberschreitung (Multiplikation) die Zündung der 15. Kommastelle (15. Komma).

Anzeigen der Kathode "4" anhand eines Beispiels:

Bei Betätigen der Taste 4 wird die Kippstufe AA so geschaltet, daß Ts 1 schließt und Ts 2 öffnet. Die Kippstufen AB, AC und AD verharren in ihrer Grundstellung.

Geöffnet sind Ts 2, Ts 3, Ts 21 und Ts 23. Geschlossen sind Ts 1, Ts 4, Ts 22 und Ts 24.

Die geschlossenen Transistoren sperren den Abfluß der 12 Volt nach dem 0 Volt-Potential hin ab. Dadurch werden die Dioden GR 19, GR 20, GR 18, GR 17, GR 59 und GR 60 stromlos. Das Basispotential an Ts 9 steigt an. Der NPN-Transistor öffnet und legt die 80 Volt über R 17 und die Zenerdiode(Z 6) GR 10 an 0 Volt. Damit liegt die Kathode der Ziffer 4 aller Anzeigeröhren auf 6 Volt.



Erklärung des NPN-Schalttransistors

Der symbolisch eingezeichnete Schalter S stellt die Ansteuerung dar.

Bei geöffnetem Schalter steigt das Basispotential an, der Transistor öffnet. Die + 80 Volt werden über den Widerstand 47 KOhm und die Zenerdiode Z 6 an 0 Volt gelegt, demzufolge beträgt die Spannung an der Kathode noch ca. 6 Volt.

Die Zenerdiode ist allen Kollektor-Emitter-Strecken gemeinsam, und da ständig eine Ziffer oder das erste Komma gezündet ist, betragen alle Emitterspannungen 6 Volt.

ZwischenregisterKurzbeschreibung

In dem als Schieberegister aufgebauten Zwischenregister werden die parallel eingegebenen Tetraden in eine Serie von bits umgewandelt und an den Speicher weiter gegeben. Entsprechend werden nacheinander aus dem Speicher ausgegebene bits zurückgewandelt und parallel an die Anzeige weitergeleitet. Das Zwischenregister dient sodann zur Durchführung von Stellenverschiebungen.

Außerdem arbeitet das Zwischenregister als Vorwärts- und als Rückwärtszähler bei der Durchführung von Divisionen bzw. von Multiplikationen.

Eintasten von Ziffern:

Das Eintasten der Ziffern 3, 5, 6, 7 und 9 erfolgt über eine sogenannte Codiermatrix, bestehend aus vier ODER-Gattern. Die Ziffern 1, 2, 4, 8 werden direkt in die Kippstufen RA, RB, RC und RD (entsprechend Wertigkeit) eingegeben.

Nach der Codierung werden vier UND-Gatter vorbereitet, die gemeinsam durch SVO und "Zifferntaste" ausgelöst werden. Die gemeinsame Ansteuerung und Auslösung wird als Paralleleingabe bezeichnet.

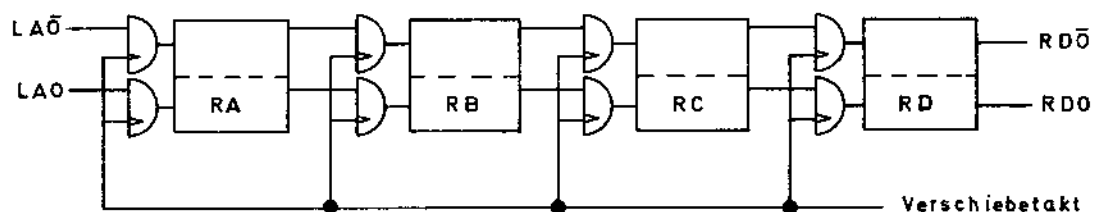
Um die eingetastete Ziffer in die Kippstufen RA - RD eingeben zu können, ist als Besonderheit der Anfangstakt anzusehen, der ja bekanntlich mit jedem Betätigen einer Ziffern- bzw. Funktionstaste ausgelöst wird. Der Takt x ist bei der Serien-Parallelumwandlung erforderlich; er wird gebildet: $Takt\ x = DV\bar{0} \cdot PKO$.

PKO führt während der ersten 7 bits eines Speicherdurchlaufes O-Signal. Der Übergang von O nach L am Ende des 4. Bits wird ausgenutzt. Der Takt x dient zur Löschung des Zwischenregisters (der Impuls ist differenziert).

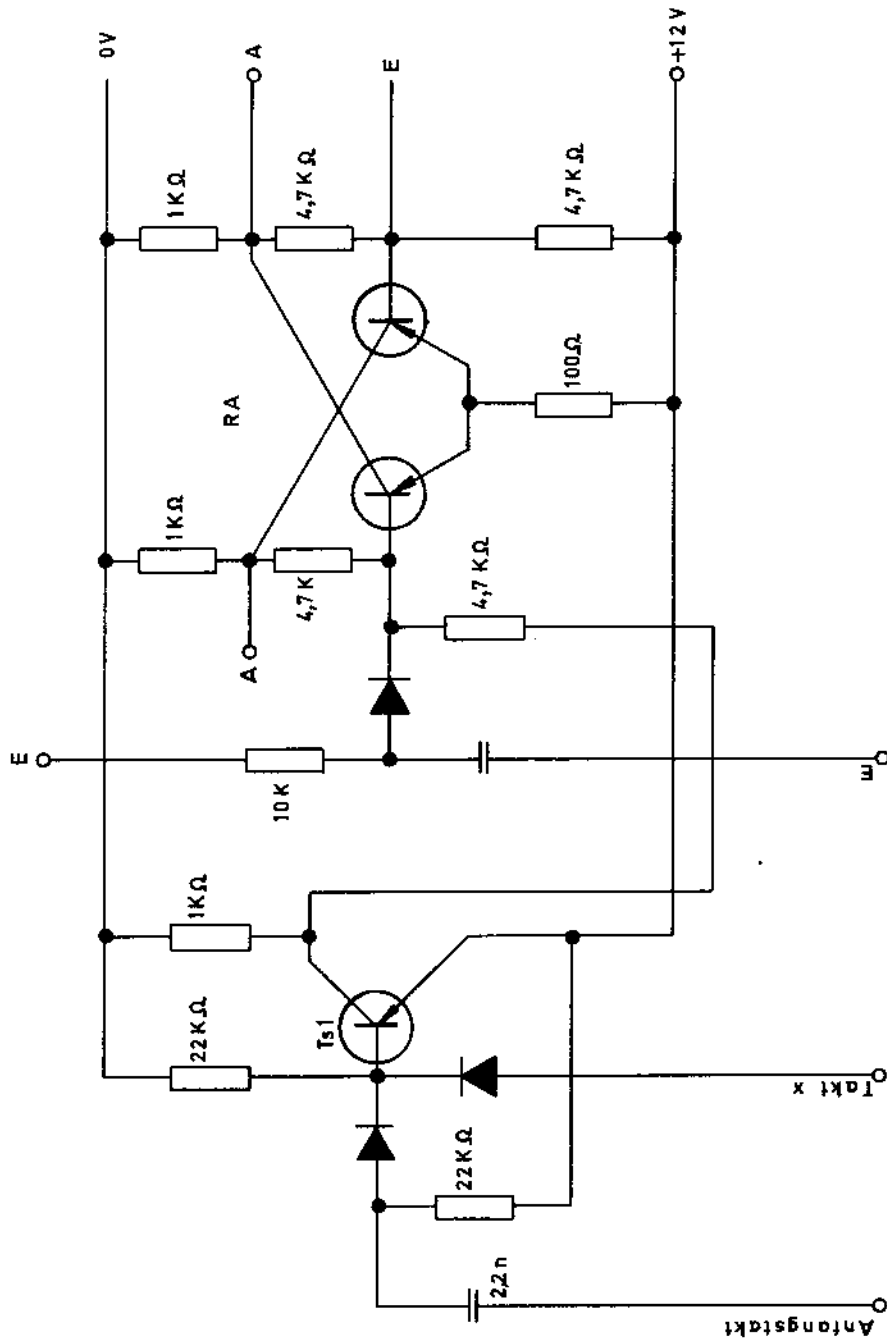
Wie aus dem logischen Schaltbild erkennbar, ist der Eingang der Kippstufe RA mit einem negierten Eingang belegt. Den hierzu erforderlichen Impuls liefert der Verstärker (Ts 2), der durch die beiden Eingänge Anfangstakt oder Takt x gesteuert wird. Dieser negierte Impuls wird für die Kippstufen RA, RB, RC und RD benötigt.

Wirkungsweise:

In Ruhestellung ist Ts 1 geöffnet, und damit kann das 12 Volt Potential durchgeschaltet und über 4,7 KOhm an die Basis der einzelnen Kippstufen gelegt werden. Damit sind für beide Seiten der Kippstufen gleiche Potentialbedingungen gegeben. Wird jetzt durch eine Taste der Anfangstakt ausgelöst, so schließt der Ts 1 kurzzeitig und setzt damit das Basispotential der Kippstufen einseitig herunter. Dadurch wird das Zwischenregister vor Beginn der Rechnung in Grundstellung gebracht, vorhandene Information gelöscht. Ist eine binäre Information in die Kippstufen parallel eingegeben und zwischengespeichert, müssen jetzt Impulse in zeitlichen Abständen von einer Kippstufe in die anderen verschoben und am Ausgang RD in Serie abgenommen werden. Dieser Verschiebungsvorgang wird durch den ausgelösten Impuls Verschiebetakt durchgeführt. Die entsprechenden Vorbereitungen liefern die Ausgänge der Kippstufen bzw. die Eingänge LA $\bar{0}$ und LA0.



Die zeitliche Dauer des Verschiebetaktes ist unkritisch. Sie wird im wesentlichen von den Toleranzen der erzeugenden Stufe bestimmt. Zur Auslösung eines Verschiebetaktes ist ein Treiber-Schreiber-Impuls erforderlich.



Vor- und Rückwärtszählung

Zur Zählung der Rechenschritte wird

- a) bei Division das Zwischenregister auf Vorwärtszählung und Rückwärtszählung geschaltet (Division = fortlaufende Subtraktion)
- b) bei Multiplikation das Zwischenregister auf Rückwärtszählung geschaltet (Multiplikation = fortlaufende Addition).

Die erforderlichen Bedingungen der Vorwärtszählung werden durch die Eingänge RW, SVO und := gebildet. Da eine Division als Subtraktion ausgeführt wird, ist das Rechenwerk auf Minus geschaltet ($\overline{RW} = L$). Während der Rechnung findet keine Stellenverschiebung statt, so daß auch SVO L-Signal führt. Der dritte Eingang führt ebenfalls L, da bei Auslösung der Rechenoperationen die Tasten : und = gedrückt worden sind.

Die Anzahl der Subtraktionsschritte wird im Zwischenregister mitgezählt und gibt direkt das Ergebnis an. Am Ende einer Division muß das Rechenwerk wieder auf + geschaltet werden, um den zuviel gezählten Subtraktionsschritt wieder abzuziehen. Die Bedingungen hierfür sind:

$$:= RW+ \text{ und } S\overline{V}0$$

Das Umschalten von \overline{RW} nach $\overline{RW}+$ wird von KD gesteuert.

Bei Durchführung einer Multiplikation wird die Rechnung als Addition durchgeführt. Die Multiplikation $2 \cdot 3 = 6$ wird durchgeführt als $0 + 2 + 2 + 2 = 6$. Der zweite Faktor, nämlich die 3, wird hierbei in das Zwischenregister eingegeben und bei jedem Additionsschritt um 1 vermindert, bis das Zwischenregister auf 0 steht. Damit ist die Rechnung beendet.

Die gemeinsamen Vorbereitungen lauten: $SVO \times RW+$.

Kippstufe ZR (Zwischenregister)

Die Ansteuerung und Umschaltung von ZR erfolgt durch L-Signal der Kippstufen RA - RD.

Das umgeschaltete Potential ist

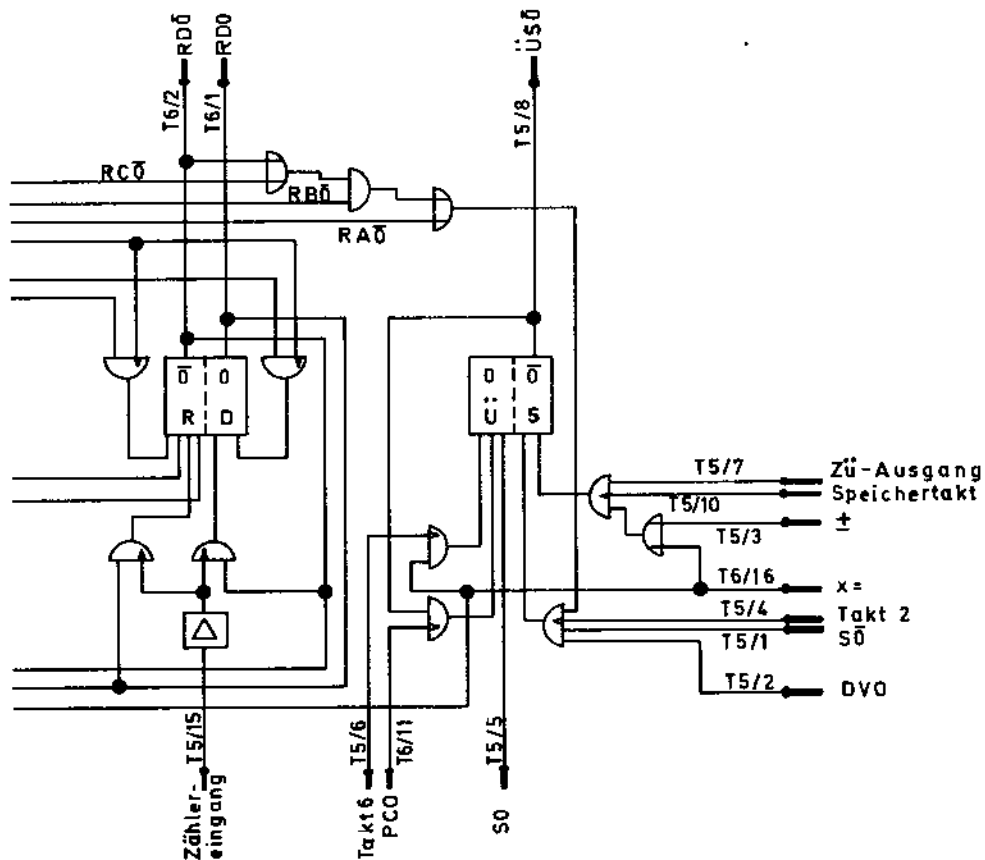
- 1.) als Vorbereitung zum Schalten der Kapazitätsanzeige (KA-Sonderfunktion) erforderlich
- 2.) steuert den nächsten Programmschritt erst dann, wenn die Prüfung der Kippstufe ZR die Information ZW.-Reg. 0 ergeben hat.

Kippstufe ÜS (Übertragungsspeicher)

Der Kippstufe ÜS fallen 3 Aufgaben zu:

- 1.) Bei Multiplikation, Abspeichern des Zehnerübertrages aus der 15. Stelle
- 2.) Das Aufrunden beim Rechtsschritt
- 3.) Bei Saldierung, Schalten des 2. Programmschrittes wie z. B. bei Rechnung $-1 =$.

Hierbei verhindert ÜS das Schalten des Leseschalters LS. Der Impuls LS wird auf dem Speicherzähler gebildet und ist negativ.



Speicherzähler

Kurzbeschreibung

Der Speicherzähler bestimmt die Reihenfolge, in der die 64 Kerne einer Speichermatrix eingeschrieben bzw. ausgelesen werden.

Die Kippstufen SA, SB und SC zählen von 1 bis 8, wobei jeweils die 8 Kerne der Zeile einer Matrix angesprochen werden.

Die Kippstufen SD, SE und SF übernehmen das Weiterschalten auf die nächste Zeile, wenn die vorhergegangene Zeile durchlaufen ist.

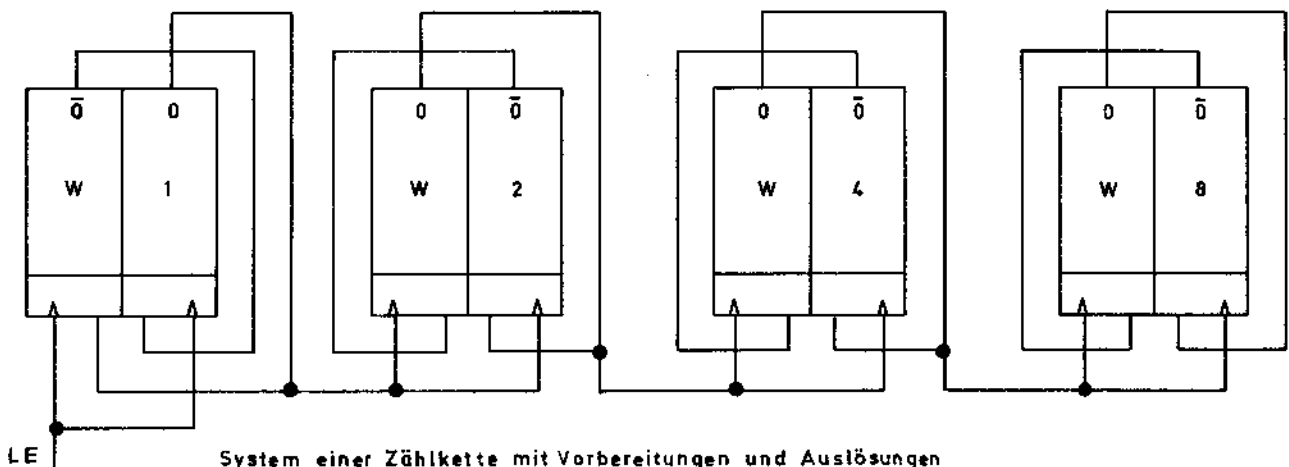
Erklärung

Eine Stufe kippt jedesmal dann, wenn ihr Eingangssignal von 0 nach 1 übergeht. Da jede Zählstufe auf diese Weise nur jeden zweiten Eingangsimpuls weitergibt, wirkt jede Stufe als Unter-setzer 1:2

Die Auslösung der Zählkette erfolgt durch den Eingangstakt; dieser wird von $TK\bar{a}$ und einem Treiber-Schreiber-Impuls gebildet. Die zeitliche Dauer beträgt $5,5 \mu\text{sec}$.

Der Vorbereitungsimpuls $TK\bar{a}$ beginnt 1 bit (TKa kippt zweimal) vor Pausenende und endet 1 bit vor Pausenbeginn. Dazwischen liegen genau 64 Eingangstakte, die zum Weiterschalten des Zählers erforderlich sind.

Die Funktionsweise einer Stufe (bzw. einer Zählkette) veranschaulicht nachfolgende Zeichnung.



System einer Zählkette mit Vorbereitungen und Auslösungen

Der Zifferntakt wird von der Kippstufe SB entnommen und hat gegenüber dem Eingangstakt die vierfache Periodendauer des Eingangstaktes.

Die Kippstufe SC erzeugt die beiden Anzeigetakte a und b. Eine Besonderheit ist der Ansteuerung der Zählerstufen sind die beiden zusätzlichen UND-Bedingungen in der Ansteuerung der Kippstufe SC auf den Seiten SCO und SC \bar{O} .

Diese Eingänge dienen zum Zurückschalten des Zählers um 4 bits und verhindert damit auch ein Weiterschalten auf die nächsten 4 Kerne während des Verrechnens der Korrektursechs. Das bedeutet, daß das Auslesen und Wiederschreiben der eben abgelaufenen 4 Kerne wiederholt wird, wobei die Pseudotetrade ausgelesen und mit der Korrektursechs verrechnet wird. Die neu korrigierte Tetrade wird wieder eingeschrieben.

Die Zusammensetzung der Takte des Speicherzählers

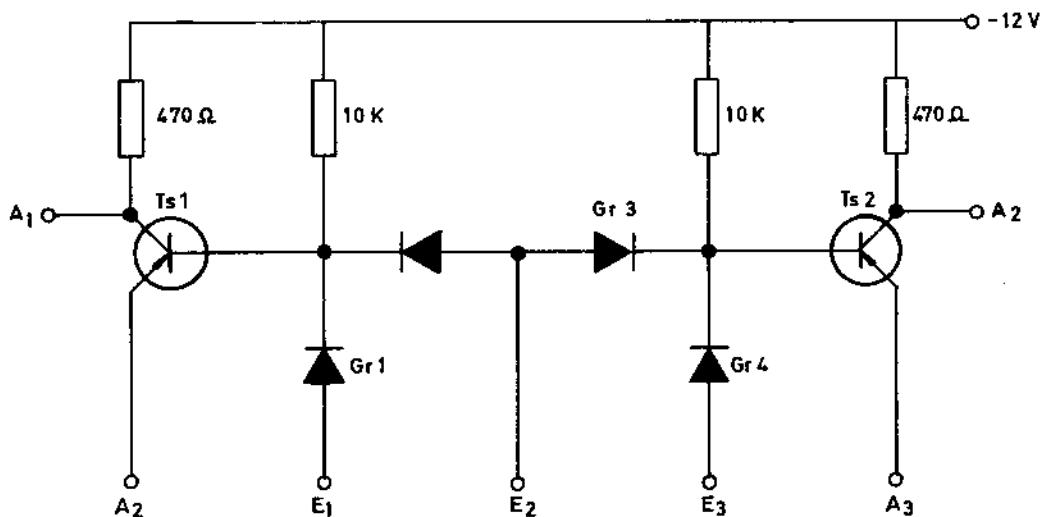
Takt 1	SA $\bar{0}$	SB $\bar{0}$	SC $\bar{0}$
2	SA0	SB $\bar{0}$	SC $\bar{0}$
3	SA $\bar{0}$	SBO	SC $\bar{0}$
4	SA0	SBO	SC $\bar{0}$
5	SA $\bar{0}$	SB $\bar{0}$	SCO
6	SA0	SB $\bar{0}$	SCO
7	SA $\bar{0}$	SBO	SCO
8	SA0	SBO	SCO

Takt 1'	SD $\bar{0}$	SE $\bar{0}$	SFO
2'	SD0	SE $\bar{0}$	SFO
3'	SD $\bar{0}$	SEO	SFO
4'	SD0	SEO	SFO
5'	SD $\bar{0}$	SE $\bar{0}$	SF $\bar{0}$
6'	SD0	SE $\bar{0}$	SF $\bar{0}$
7'	SD $\bar{0}$	SEO	SF $\bar{0}$
8'	SD0	SEO	SF $\bar{0}$

Takt 6 neg.	SD0	SEO	SF $\bar{0}$
2 neg.	SA0	SB $\bar{0}$	SC $\bar{0}$
4 neg.	SA0	SBO	SC $\bar{0}$
8 neg.	SA0	SBO	SCO

Anzeigetakt a SC0
b SC $\bar{0}$

Zifferntakt SBO



Elektronischer Doppelschalter im Speicherzähler

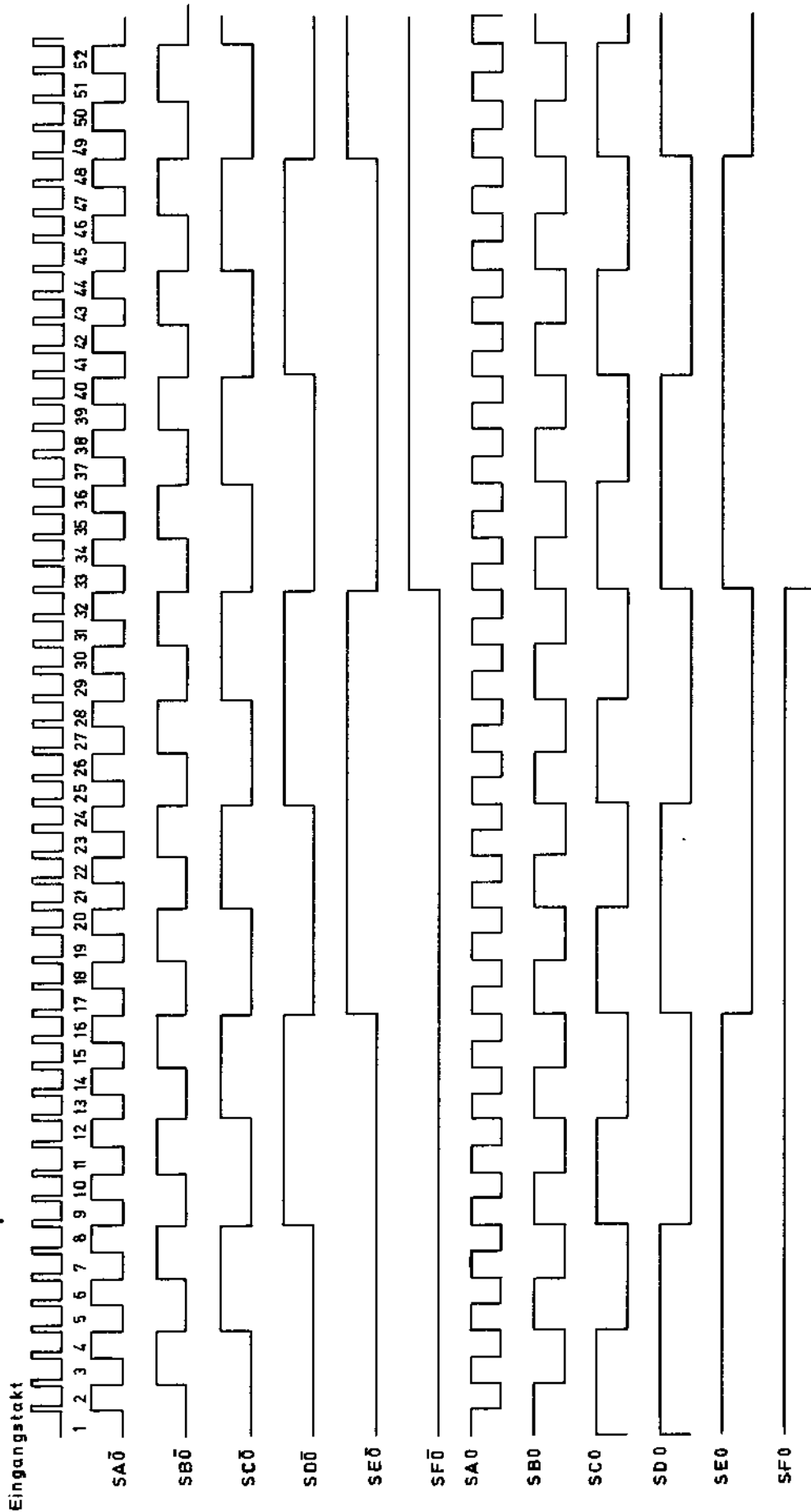
16 elektronische Schalter übernehmen das wahlweise Schalten auf die einzelnen Zeilen- und Spaltendrähte.

Die Takte 2 und 6 (Taktverstärker) schalten die Kippstufe ÜS. Takt 2 ist der Auslösetakt bei der Prüfung, ob die Zahl im Zw.-Reg. = 5 ist.

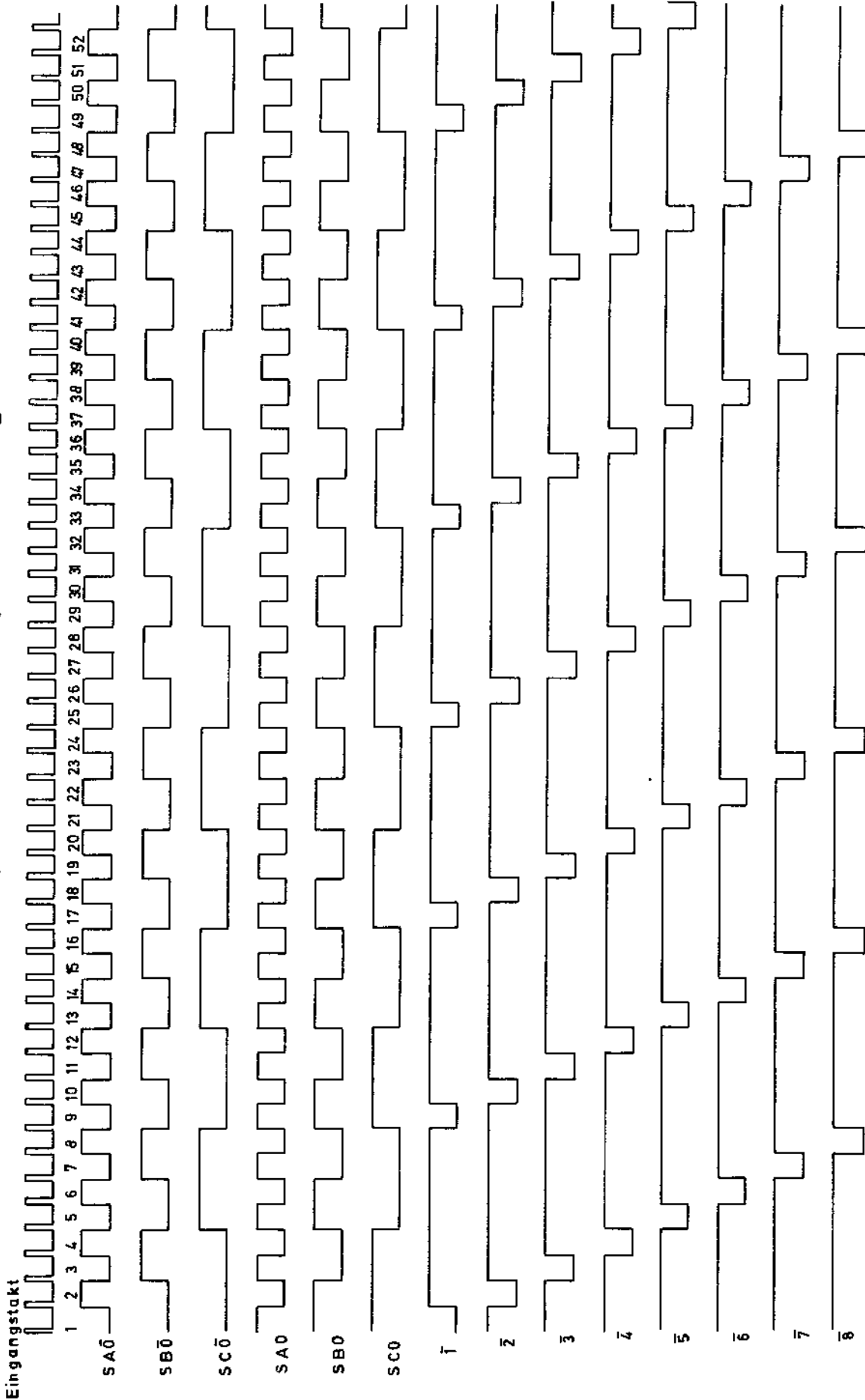
Die Stellung des Zählers bestimmt das Durchschalten der einzelnen Transistoren.

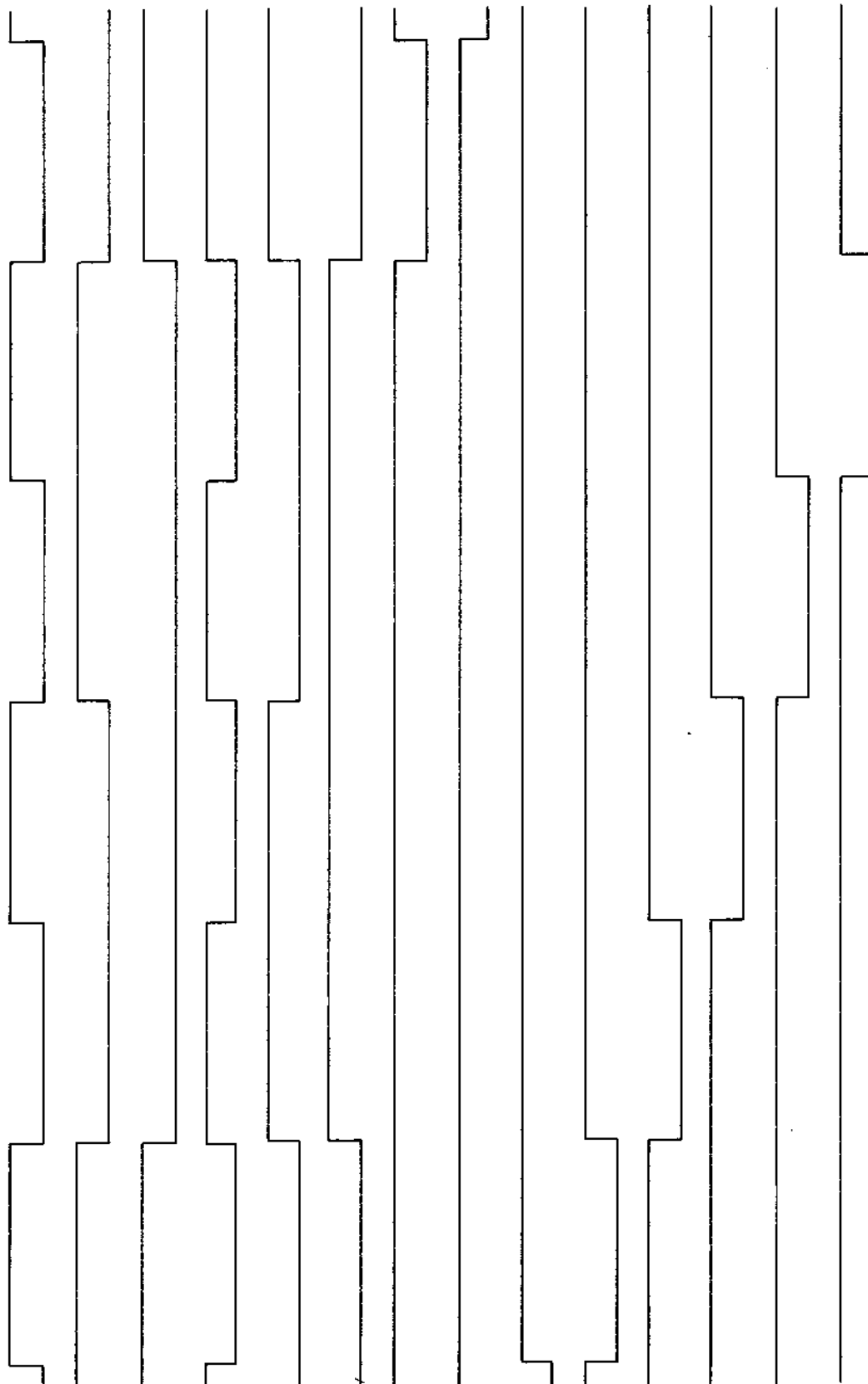
Die übrigen Stufen wie PT, KS usw. werden im Zusammenhang mit der Verknüpfung beschrieben.

Takt des Speicherzählers

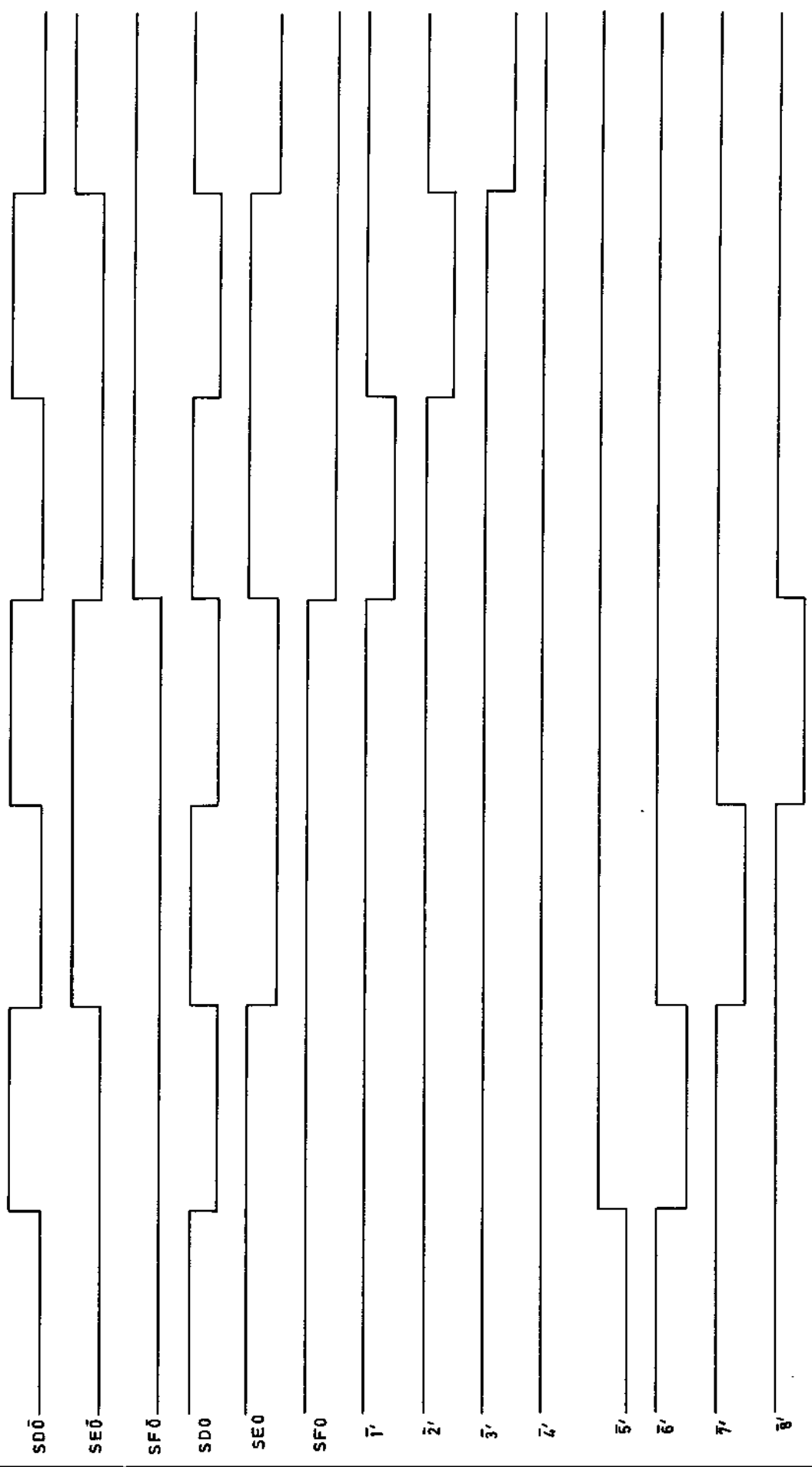


Takte zur Auswahl der Spalte geöffnet je 1 bit lang





Takte zur Auswahl der Zeilen geöffnet für die Dauer von 8 bits



Rechenautomat
RAE 4/30-3

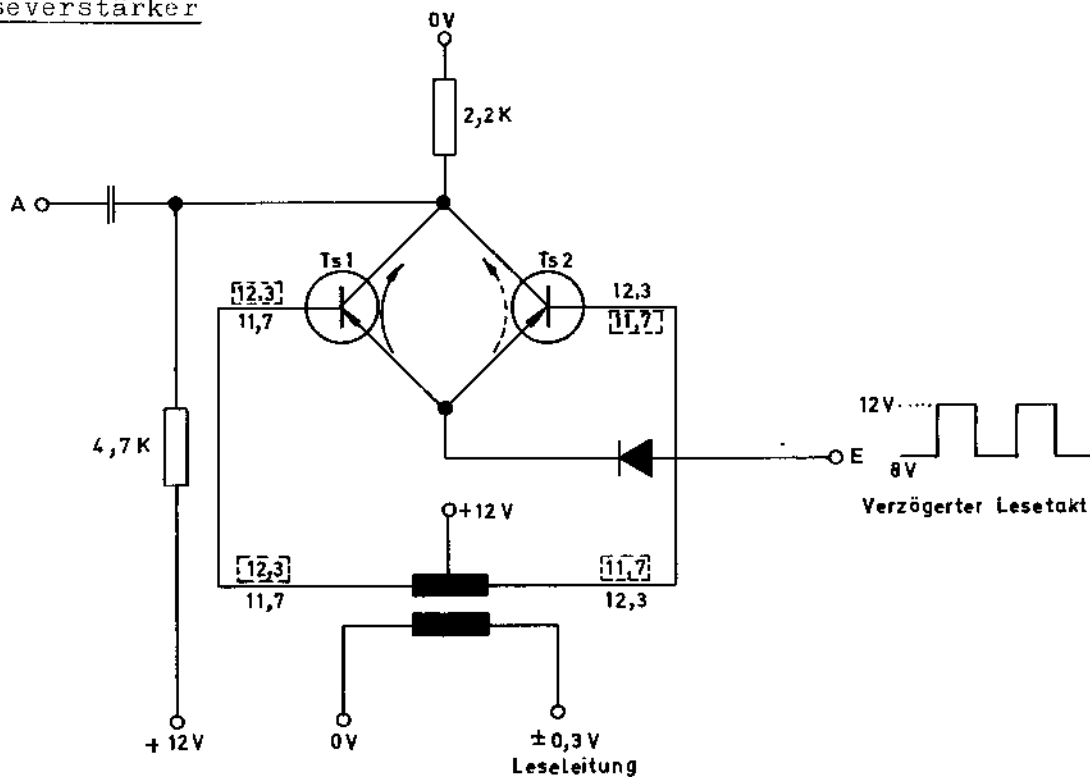
Verknüpfung

Kurzbeschreibung

Die Verknüpfungsplatte ist die Platte für die Rechnung. Mit ihrer Hilfe werden die Additionen die Subtraktionen, die Kommarechnung, die Verstärkung der Leseströme, und die Umschaltung für die Stellenverschiebung durchgeführt.

Gleichzeitig wird in der Verknüpfung die Kommastellung geprüft und die notwendige Stellenverschiebung auf Kommagleichheit vorgenommen.

Leseverstärker



Die hier skizzierte Schaltung arbeitet als sogenannter Richtverstärker, d.h. die positiven und negativen Signale, die über die Leseleitung LL_1 bzw. LL_2 zu dem Übertrager gelangen, werden in beiden Verstärkertransistoren gleichgerichtet und verstärkt.

Das Charakteristikum dieser Schaltung ist der gegenphasig gewickelte Übertrager, dessen Funktionsweise es uns ermöglicht, die Basis der beiden Transistoren zu steuern.

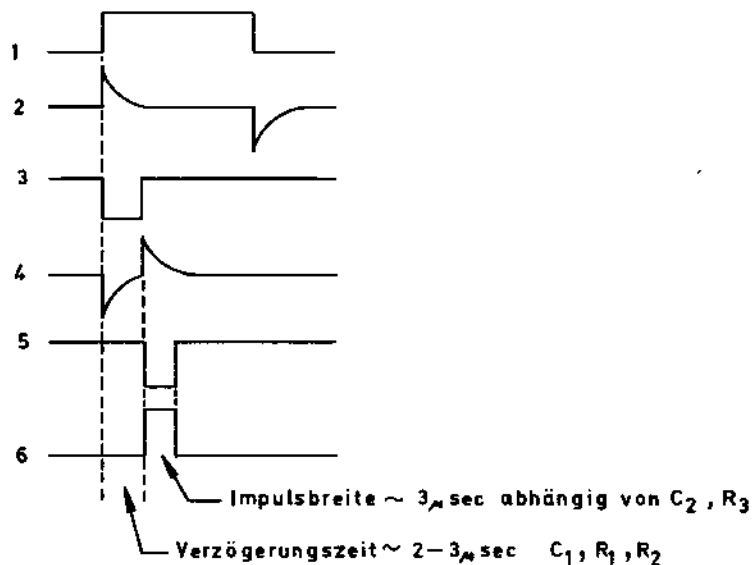
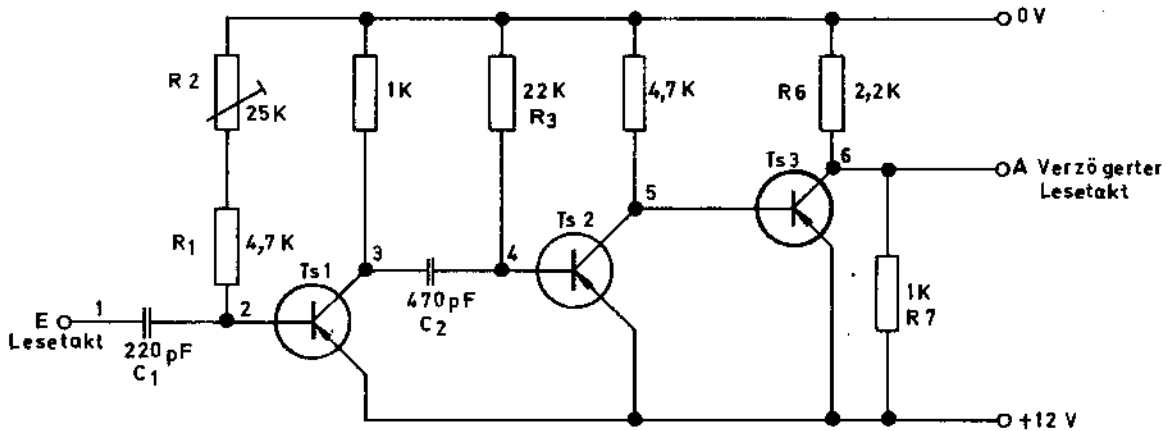
Es ist ersichtlich, daß die beiden Transistoren Ts 1 und Ts 2 in Wechselrhythmen zum Durchschalten kommen und somit positive 12 V-Impulse am Ausgang A abgeben.

Die Ansteuerung erfolgt über eine UND-Bedingung mit 2 Eingängen. Die erste Bedingung wird durch Impulse der Leseleitung und die zweite Bedingung durch den verzögerten Lestakt erfüllt. Der verzögerte Lestakt hat ein Grundpotential von ca. + 8 Volt und geht zeitgleich mit einem Leseimpuls auf +12 Volt.

Der verzögerte Lestakt

Der Lestakt (auf Taktverteiler gebildet) wird auf 2-3 μ sec. verkleinert und um 2-3 μ sec. verzögert und dient zum Ausblenden von Störimpulsen.

Die Schreibimpulse erscheinen ebenfalls auf der Leseleitung, werden aber durch den verzögerten Lestakt ausgeblendet !



Die Verzögerung des Lesetaktes wird durch einen zweistufigen Verstärker (Ts 1, Ts 2) erreicht, dessen Ansteuerung über zwei Differenzierglieder erfolgt. Der Transistor Ts 3 hat lediglich die Aufgabe, den negativen Ausgangsimpuls von Ts 2 in einen positiven Impuls umzuwandeln.

Durch den Spannungsteiler R 6/R 7 stellt sich bei geschlossenem Transistor Ts 3 das Grundpotential des verzögerten Lesetaktes von 8 Volt ein. Beim Öffnen des Ts 3 steigt das Potential auf 12 Volt.

Mit dem Potentiometer R 2 kann die Zeitkonstante des ersten Differenzgliedes variabel eingestellt werden. Gleichzeitig wird dadurch die Verzögerung des Lesetaktes verändert.

LA und LB

Die Kippstufen LA und LB dienen der Zwischenspeicherung von ausgelesenen Informationen, ehe sie miteinander verknüpft werden.

Die Eingänge von LA sind $LV_1 \cdot LSO$, $LS\bar{O}$. LV_2 bzw. $K_1 \cdot PK\bar{O}$. Die Negation mit dem Ausgang auf die eben erwähnte UND-Bedingung verhindert während einer Zahlenrechnung die Addition von Kommastellen. Die zweite Aufgabe ist, nach dem Kommastellenvergleich bei der eigentlichen Addition das Addieren der Kommastellen zu verhindern.

Die Eingänge von LB auf der \bar{O} Seite sind:

$LV_2 \cdot LSO$
 $LV_1 \cdot LS\bar{O}$
 $LB \cdot TK\bar{b}$
 Korrektursechs
 $LS\bar{O} - (S\bar{O} + x) \cdot TKc$

Die beiden ersten Bedingungen sind als normale Eingänge zum Auslesen und Verknüpfen bekannt.

LB . $TK\bar{b}$

Mit dieser Eingangsschaltung wird bei Kommarechnung die Erhöhung der Kommastelle um 1 durchgeführt.

Korrektursechs

Ergibt sich während einer Zahlenrechnung eine Pseudotetrade, so wird auf dem Speicherzähler der Befehl Korrektursechs gebildet und in LB direkt eingeschrieben.

 $\bar{U}S\bar{O} \cdot TKc \cdot (S\bar{O} + x=)$

Aufgrund der Mehrfachausnutzung von $\bar{U}S$ lassen sich zwei verschiedene Schaltfunktionen durchführen.

1.) Lautet die Bedingung $\bar{U}S\bar{O} \cdot TKc \cdot S\bar{O}$, findet über LB eine Erhöhung um 1 statt; und zwar nach der Betätigung der Rechtsschritt- und Rundungstaste, wenn die im Zwischenregister stehende Ziffer $\Rightarrow 5$ war.

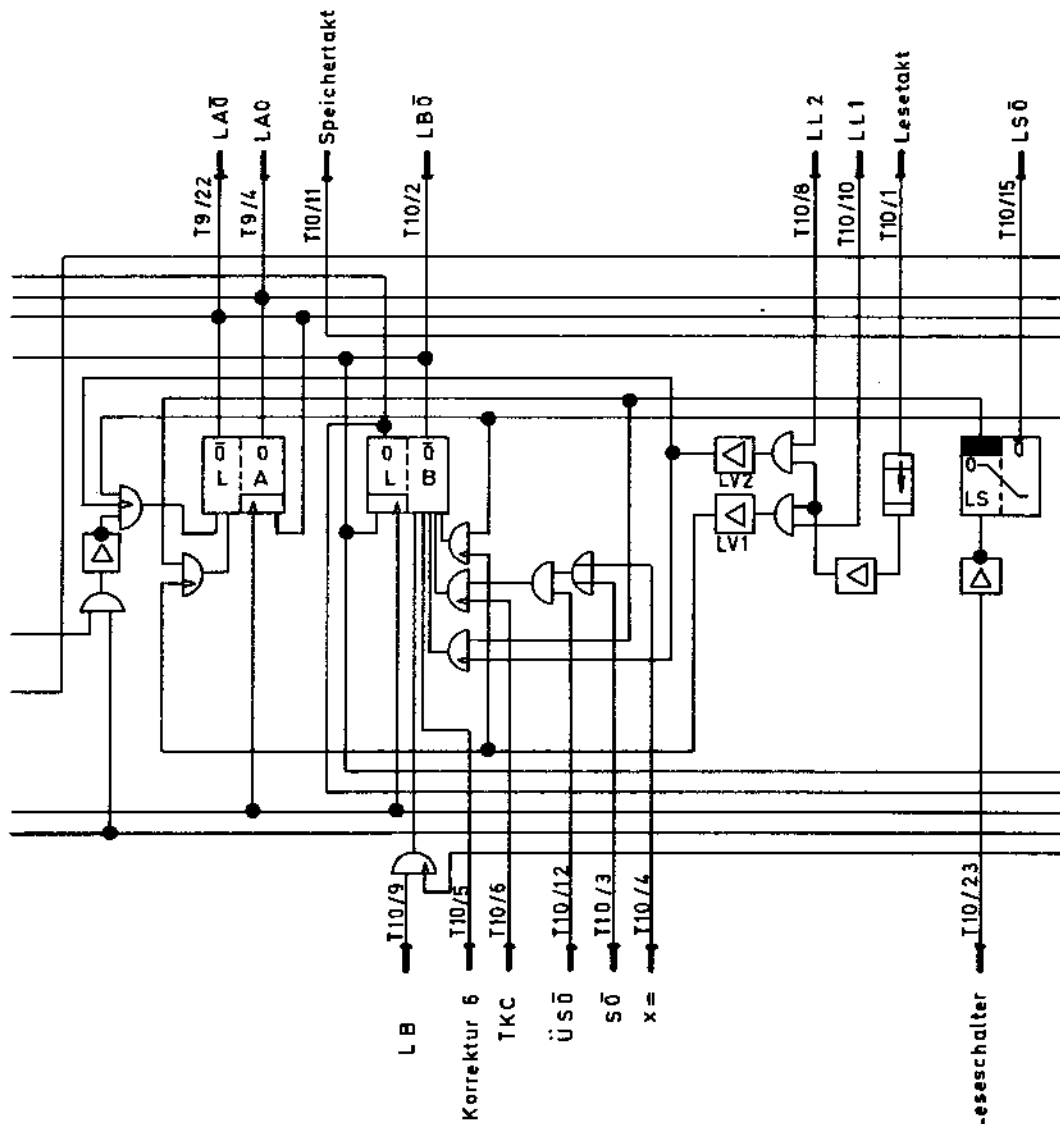
2.) $\bar{U}S\bar{O} \cdot TKc \cdot x =$

Diese Bedingung kommt bei Multiplikationen mit Kapazitäts-
überschreitung zum Tragen, wenn an der 15. Stelle ein Zehner-
übertrag stattfindet und dieser Übertrag zu dem überlaufenden
Ergebnis im Register 1 hinzuaddiert werden muß.

Die Rückstellung der Kippstufe erfolgt durch den Eingangstakt.
Damit ist gewährleistet, daß eine Addition bzw. Erhöhung um 1 nur
während eines bits möglich ist.

Die Eingänge auf der Seite LAO der Kippstufe bewirken lediglich
die Rückstellung in LAO. Die eine Bedingung erfüllt sich die Kippstufe
selbst, als Vorbereitung durch den Zustand LAO, die Auslösung
dagegen erfolgt mit jedem Eingangstakt, d.h. nach jedem bit.

Die Ausgänge von LA gehen zur Verknüpfungsmatrix, zum Komma-
vergleich und dem Zwischenregister zwecks Übernahme in die Anzeige.

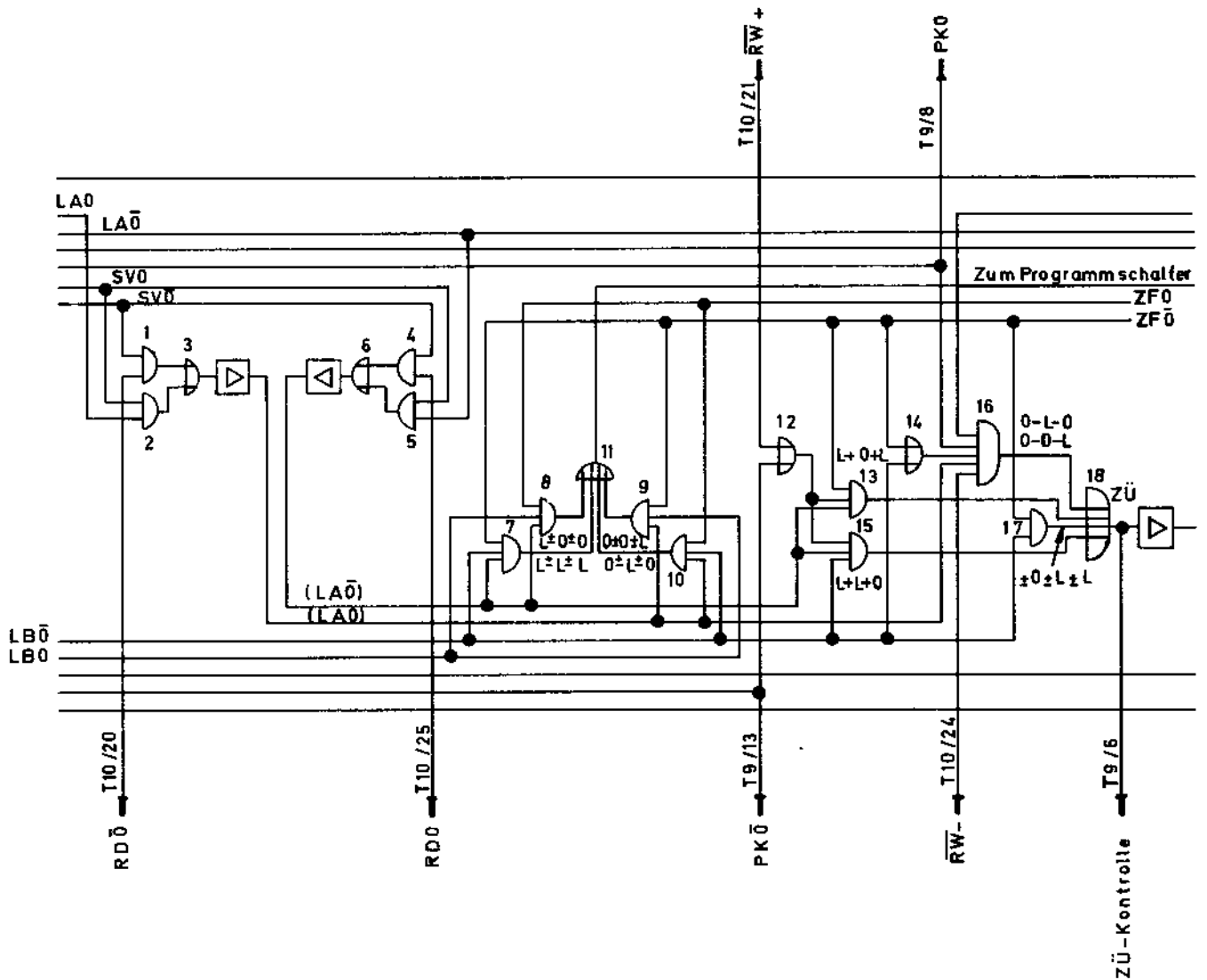


Die Kippstufe LB hat eingangsseitig verschiedene Möglichkeiten, ein L anzuspeichern.

- 1.) LB dient zur Erhöhung der Kommastelle.
- 2.) Das Einschreiben der Korrektursechs.
- 3.) Die Information von LV_2 vorbereiten durch LSO.
- 4.) Die Information von LV_1 zu übernehmen beim Umschalten von LS und $LS\bar{O}$.
- 5.) Übernahme des Übertrages durch $US\bar{O}$, entweder beim Aufrunden (Rechtsschritt des Kommas) oder beim ZÜ aus der 15. Stelle bei Multiplikation.

Der Weg einer Verknüpfung

Es gibt mehrere Wege ein oder mehrere L durch die Verknüpfung zum Programmschalter zu bringen.



1. Es sei nun zuerst der Fall erklärt, daß ein L aus dem Speicher I ausgelesen wird und über LA der Verknüpfungsmatrix zugeführt wird. Während dieses L's ist also LA $\bar{0}$ erfüllt und wird dem Verstärker zusammen mit SV0 zugeführt, durchläuft den Verstärker und wird den Gattern 7, 8, 13 und 15 zugeführt.

Rechenautomat

RAE 4/30-3

Aber nur Gatter 8 ist mit den Bedingungen ZFO, LBO und LA \bar{O} erfüllt.

Die Information geht nun zu Gatter 11 und wird mit KR \bar{O} und Tkb \bar{b} über den Programmschalter eingeschrieben.

2. Ein L über LB. Von LB \bar{O} zu den Gattern 7, 10, 14, 15 und 17.

Gatter 10 ist mit LB \bar{O} , ZFO und LAO erfüllt.

Über Gatter 11 geht die Information zum Programmschalter.

3. Ein L über LA und ein L über LB.

Hierbei darf im Moment der Addition keine Information am Programmschalter erscheinen, denn die binäre Addition von 2L ergibt eine 0 und einen Übertrag in die nächste Stelle.

z.B. 000L

$$\begin{array}{r} 000L \\ \underline{\quad} \\ 00LO \end{array}$$

Die Information von LA \bar{O} und LB \bar{O} erfüllen das Und-Gatter 15, durchlaufen Gatter 18, den folgenden Verstärker und zusammen mit ZV wird der Verstärker vor dem Schmitt-Trigger angesteuert.

Da der Ausgang von diesem Verstärker negiert ist, kann ZV jetzt nach \bar{O} kippen. ZV \bar{O} bereitet das Gatter 20 vor und mit dem nächsten Eingangstakt kippt ZF nach \bar{O} . Dieser Impuls wird an die Verknüpfungsmatrix zurückgeführt und mit der nächsten Information verknüpft werden.

4. Hier besteht nun einmal die Möglichkeit, daß weder LA noch LB Signal führen. Dann wird mit ZF \bar{O} , LAO und LBO das Und-Gatter neu erfüllt. Der Impuls wird zum Einschreiben über Gatter 11 dem Programmschalter zugeführt.

5. Die 2. Möglichkeit ist, daß von LA ein L kommt. In diesem Fall ist das Und-Gatter 13 mit $L\bar{B}0$, $LA\bar{0}$ und $ZF\bar{0}$ erfüllt. Der Ausgang des Oder-Gatters 11 ist 0 und damit auch der Programmschalter. Die Information des Gatters 13 geht zu Gatter 18. Und nun wird wieder der vorher beschriebene Weg zum Bilden eines ZÜ stattfinden.
6. Die 3. Möglichkeit ist, daß von LB ein L kommt. Hier ist das Und-Gatter 17 erfüllt mit $LB\bar{0}$ und $ZF\bar{0}$. Der Ausgang des Oder-Gatters L ist 0, damit auch der Programmschalter. Die Information des Gatters 13 geht zu Gatter 18 und nun wird wieder auf dem, wie unter 3. beschriebenen Weg ein ZÜ gebildet.
7. Die 4. Möglichkeit ist, daß von LB und von LA ein L kommt und ein L durch ZF aus der vorherigen Addition gegeben ist. In diesem Fall muß einmal ein L über den Programmschalter gebracht werden und ein ZÜ gebildet werden. Hier ist nun Und-Gatter 7 mit $LA\bar{0}$, $LB\bar{0}$ und $ZF\bar{0}$ erfüllt. Die Information geht über Gatter 11 zum Programmschalter. Gleichzeitig sind Gatter 13 und 15 sowie Gatter 17 erfüllt. Damit auch Gatter 18. Mit KP und ZV wird der Verstärker hinter Gatter 19 angesteuert. ZV kippt nach $\bar{0}$. ZF wird geschaltet, und dieser Impuls wird zur Verknüpfung zurückgeführt.

Die unter 1, 2, 4, 6 und 7 beschriebenen Vorgänge treffen auch bei einer Subtraktion zu. Bei Subtraktion kommen aber noch zwei Möglichkeiten dazu.

Das ist einmal der Fall, daß nur LB ein L führt und zum anderen, daß nur ZF ein L führt.

In beiden Fällen ist das Gatter 16 erfüllt und zwar mit $KR\bar{0}.PK0$.
 $(ZF\bar{0} + LB\bar{0}) \cdot LA0 \cdot \overline{RW-}$.

Mit der Erfüllung des Gatters 16 werden durch Gatter 18 die folgenden zwei Verstärker angesteuert: ZV schaltet und mit $ZV\bar{0}$ und dem nächsten Eingangstakt wird der ZÜ gebildet und in die Verknüpfung zurückgeführt.

Diese beschriebenen Vorgänge sind normale Additionen und Subtraktionen, ohne daß sich eine Pseudotetrade dabei ergeben hätte.

Wenn während einer Addition oder Subtraktion KP anzeigt, daß eine

Zehnerübertragung stattfindet, wird dieser Impuls auf dem Speicherzähler geprüft.

Das geschieht zusammen mit den Impulsen $KP \cdot 4 \cdot Takt \cdot \bar{K} \cdot KSO$.
Damit wird bei der Erfüllung dieser Bedingung festgelegt, daß eine Addition von 2 L in der Wertigkeit 8 stattgefunden hat.

Also zum Beispiel die Rechnungen:

	L000		L00L
	L000		L00L
	-----		-----
L	0000	L	00L0

Bei dieser Tetradenform kann PT nicht erkennen, daß es sich um eine Pseudotetrade handelt. Um das Ergebnis aber richtig anzugeben, muß zu dieser Tetrade eine Korrektursechs addiert werden.

Außerdem muß ein Zehnerübertrag in die nächste Tetrade geschrieben werden, denn obgleich sich bei der Addition rechnerisch ein ZÜ ergeben hatte, konnte dieser aber nicht ZV schalten, da zu diesem Zeitpunkt ZV fehlte.

Stattdessen wurde nur der Impuls KP ausgelöst und dem Speicherzähler zugeführt.

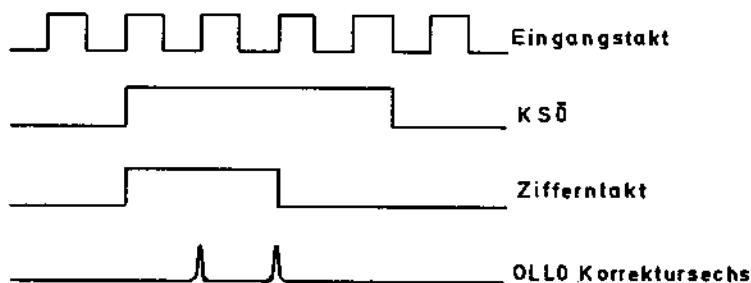
Dieses Signal löst einen Verstärker aus, dessen Ausgang einmal KS zugeführt wird und zum Anderen einem Folgeverstärker, dessen Ausgang negiert ist.

Dieser negierte Impuls stoppt den Zähler bei SC und verhindert das Weiterlaufen. Es bleiben also die gleichen Speicherkerne angesprochen.

KS wird nun nach $\bar{0}$ gekippt für die Zeitdauer von 4 bit, denn die Zurückstellung erfolgt mit dem 4. Takt.

$KS\bar{0}$ wird einem Und-Gatter zugeführt, dessen weitere Eingänge Zifferntakt und Eingangstakt sind, wobei Letzterer der Auslösende ist.

Impulsmäßig wäre es also folgende Überlagerung:



Diese Korrektursechs wird in LB eingeschrieben und mit der ausgelesenen Information von LA (welche die zu korrigierende Tetrade eine ist) verknüpft. Die neue, am Programmschalter gewonnene, korrigierte Information wird in die entsprechenden Kerne eingeschrieben, auf denen der Zähler stehengeblieben war.

Das Kippen von $KS\bar{O}$ nach KSO löst auf der Verknüpfung das Schalten von ZF nach $ZF\bar{O}$ direkt aus. Damit ist der Zehnerübertrag in der nächsten Tetrade gebildet werden. Bei Addition oder Subtraktion kann fortgesetzt werden.

Ergibt sich während einer Addition oder Subtraktion eine tatsächliche echte Pseudotetrade, so wird das mit PT und dem folgenden Und-Gatter geprüft.

In PT wird geprüft, ob die Wertigkeit zwei oder vier erfüllt ist. Dies wird durch die Stellung des Zählers $SA\bar{O}$, SBO oder SAO , $SB\bar{O}$ festgelegt.

Diese Aussage und die des Programmschalters kippen, durch den Eingangstakt ausgelöst, PT nach $PT\bar{O}$, bis die Stufe durch den Zifferntakt zurückgestellt wird.

Das folgende Und-Gatter ist dann erfüllt, wenn zu der Wertigkeit 2 oder 4 die Wertigkeit 8 hinzukommt. Dies wird durch den 4. Takt und einem L auf dem Programmschalter zu diesem Zeitpunkt festgestellt.

Der Impuls ZÜ-Kontrolle läuft auf der Verknüpfung ein, bildet aber lediglich den Impuls KP, denn zu diesem Zeitpunkt fehlt ZV.

Der Impuls KP löst nun den zuvor beschriebenen Vorgang des Bildens einer Korrektursechs und eines ZÜ in die nächste Tetrade aus.

Kippstufe LS (Leseschalter)

Der Schaltzustand von LS bestimmt die Reihenfolge der Verknüpfung; gleichzeitig wird das wahlweise Schalten der beiden Leseleitungen an LA oder LB von LS bestimmt.

Befindet sich die Kippstufe LS in Ruhestellung (LSO L-Signal), ist die Leseleitung LL_1 an LA und die Leseleitung LL_2 an LB geschaltet.

Wird LS in $LS\bar{O}$ gesteuert, so liegt die Leseleitung LL_1 an LB und Leseleitung LL_2 an LA.

Die Kippstufe LS wird vom Treiberschalter mit dem Befehl

"Leseschalter" gesteuert. Der Befehl "Leseschalter" wird durch die Befehle 3, Lesen 4 oder Lesen 5 gebildet. Vorbereitende Bedingungen für den Befehl "Leseschalter" sind LS oder K. Die Bedingung LS führt immer L-Signal, außer beim Funktionsablauf Saldierung, wenn der Komplementärwert umgewandelt werden muß.

Kurz: LL_1 übernimmt die Information der Register 1, 2 und 6

LL_2 " " " " " 3, 4 und 5

Wird also eine der drei Einblicktasten betätigt, wird LL_2 an LA gelegt. Damit ist die Möglichkeit gegeben, den Zahlenwert über das Zwischenregister zur Anzeige zu bringen, ohne daß der Zahlenwert in ein anderes Register transferiert werden muß.

Erfolgen in einem Funktionsablauf die Befehle Lesen 2 und Lesen 3 gleichzeitig, wird durch Lesen 3 der Leseschalter betätigt, der die Leseleitung LL_2 an LA und Leseleitung LL_1 an LB schaltet.

Die Schaltstellung des Leseschalters ist bei einer additiven Verknüpfung ohne Bedeutung, da die mathematische Reihenfolge einer Addition gleich ist.

Die Programmierung des Rechners lautet

$$LA + LB$$

Bei einer Subtraktion dagegen ist es nicht bedeutungslos ob es heißt

$$5 - 3 = 2$$

oder

$$3 - 5 = -2$$

Es muß also heißen $LA - LB$, d.h., das Register 3 muß über LA (5) und Register 2 (3) muß über LB ausgelesen werden, da sonst der Rechner ins Komplement bzw. ins Negative gehen würde.

Tritt der Fall einer Saldierung ein, z.B.

$$5 - 6 = 9999999999999999,$$

so muß der im ersten Subtraktionsschritt erhaltene Komplementwert umgekehrt werden.

Es wird ein zweiter Subtraktionsschritt mit den Befehlen Lesen 3, Schreiben 3 durchgeführt. Normal resultiert aus dem Befehl Lesen 3 auch der Befehl Leseschalter. In diesem Augenblick jedoch ist der Ausgang des Verstärkers LS auf dem Speicherzähler mit den Befehlen USÖ, +, KSO und der Negation des Treiber-Schreiber-Befehles auf 0 gegangen.

Damit ist der Befehl Leseschalter verlorengegangen.

Das Register 3 wird über LB ausgelesen. Da LA nicht angesteuert wird, heißt es jetzt

$$LA - LB$$

$$0 - 9999999999999999 = 1$$

Damit ist das Ergebnis rein zahlenmäßig richtig errechnet worden.

Es käme noch hinzu, daß der Wert als negativ gekennzeichnet werden muß.

Kippstufe SV (Stellenverschiebung)

Eine Stellenverschiebung bedeutet immer das Auslesen und das Wiedereinschreiben in die nächsten 4 Kerne. Das bedeutet, daß eine Verzögerung um 4 bits stattfinden muß.

Diese Verzögerung wird erreicht, indem man die Information der ersten 4 Kerne ausliest und in das Zwischenregister einschreibt. Da das Zwischenregister (in diesem Fall in seiner Funktion als Verschieberegister) aus vier Kippstufen besteht, sind 4 Verschiebetakte erforderlich, um das bit von RA zum Ausgang RD $\bar{0}$ zu bringen, damit es über den Programmschalter in das entsprechende Register eingeschrieben werden kann.

Zeitlich fällt der Verschiebetakt mit einem Eingangstakt zusammen. Durch die Verzögerung von 4 bits (Zwischenregister) ist der Speicherzähler-angesteuert durch den Eingangstakt - bereits vier Schritte weitergelaufen, so daß das erste ausgelesene bit aus dem Zwischenregister mit dem Spaltentakt $\bar{5}$ zusammenfällt. Damit ist der erste Speicherkern einer Tetrade bestimmt.

Folgendes Beispiel in schematischer Darstellung veranschaulicht diesen Vorgang.

Wir nehmen an, daß in der ersten Stelle die Ziffer 5 steht und nun die Ziffer 0 nachgetastet wird.

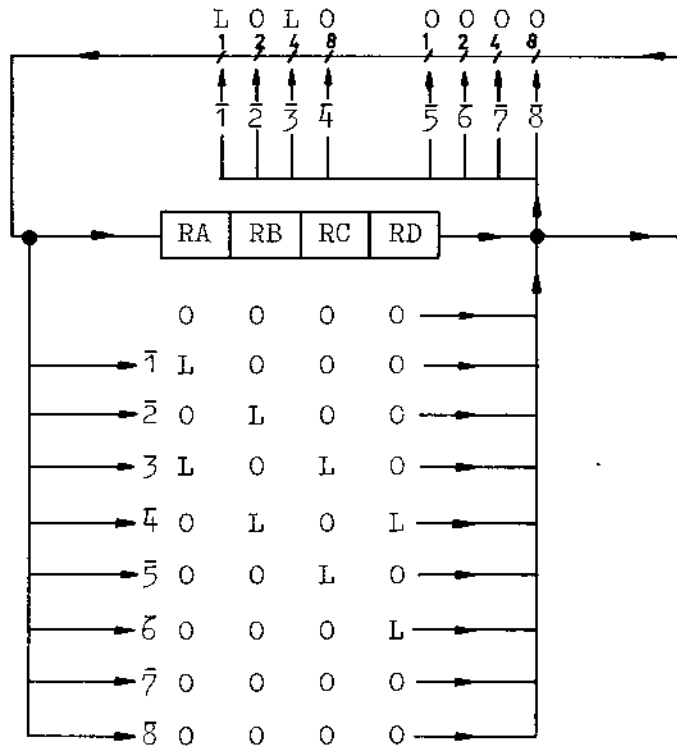
Damit ist also auch das Zwischenregister 0 geblieben, in Bezug auf die Neueintastung.

Schematische Darstellung einer Stellenverschiebung

Beispiel

Ziffer 5

8	0	0	0	0	L	0	L	0
7	0	0	0	0	L	0	L	0
6	0	0	0	0	L	0	0	0
5	0	0	0	0	L	0	0	0
4	0	0	0	0	0	0	0	0
3	0	0	0	0	0	0	0	0
2	0	0	L	0	0	0	0	0
1	0	0	L	0	0	0	0	0



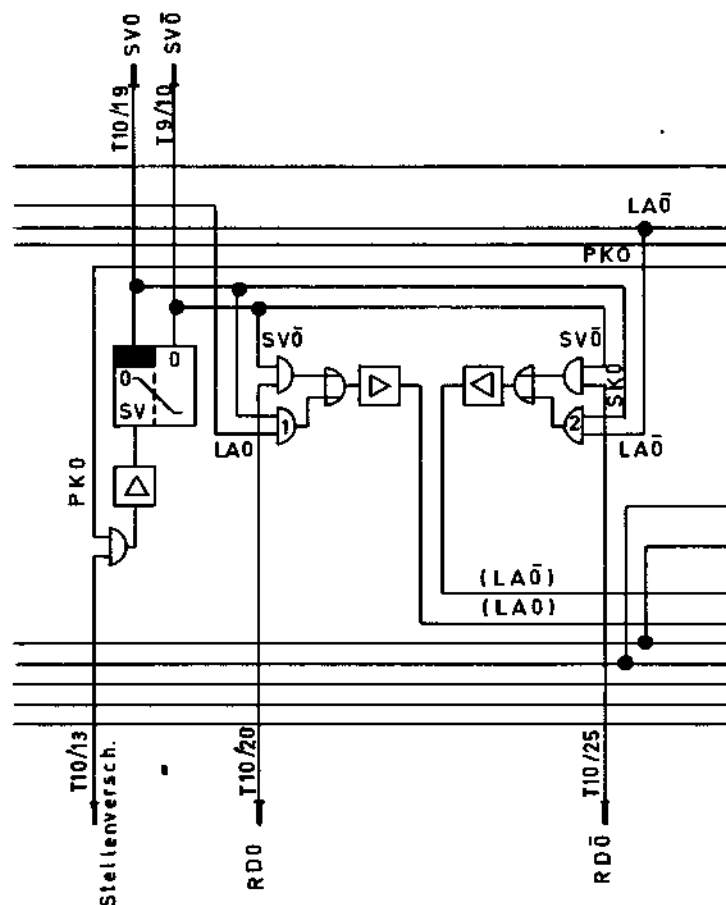
Der normale Weg des direkten Einschreibens ist von LA über die Verknüpfung und den Programmschalter.

Es muß also eine Umschaltung vorgenommen werden, die in dem Augenblick eines Stellenverschiebungsbefehles die Information von LA über das Zwischenregister zum Programmschalter bringt. Diese Aufgabe wird von dem Schmitt-Trigger SV übernommen.

Die Ansteuerung dieser Stufe wird durch die Befehle Stellenverschiebung und PKO gebildet. Durch PKO wird erreicht, daß keine "Stellenverschiebung" während der ersten 4 bits (Komma) eines Speicherdurchlaufes stattfindet.

Bei einer Stellenverschiebung mit Komma heißt es lediglich Komma-stelle + 1; und zwar wird die Kommastelle über LA ausgelesen und die 1 durch den Eingangsimpuls LB mit LA verknüpft. Die neue, um 1 erhöhte Kommastelle, wird dann wieder in die gleichen 4 Komma-kerne direkt eingeschrieben.

Nach der Kommarechnung geht PK wieder auf PKO zurück. Jetzt kann die Stellenverschiebung der Ziffern stattfinden.



Mit $SV\bar{0}$ ist das Gatter SVO . $LA\bar{0}$ und SVO . LAO nicht mehr erfüllt. Damit ist nur noch der Weg über das Zwischenregister möglich. Nachdem die Information das Zwischenregister durchlaufen hat, kann mit $SV\bar{0}$. RDO und $SV\bar{0}$. $RD\bar{0}$ der Programmschalter in Tätigkeit gesetzt werden.

Kippstufe KR

Der Schmitt-Trigger KR wird von dem Befehl S 11 angesteuert. Dieser Befehl besagt, daß das Auslesen und Vergleichen zweier Kommastellen stattfinden kann, ohne daß der errechnete Wert eingeschrieben werden kann. Das bedeutet, daß KR nur seine Aufgabe bei einer Addition bzw. Subtraktion zu erfüllen hat. Es sei nochmal an den 3. Speicherdurchlauf beim Funktionsablauf Addition/Subtraktion erinnert, welcher schon beim Beschreiben des Kommavergleichs erwähnt worden war.

PAO	PBO	PC $\bar{0}$	Lesen 2, Lesen 3
			Schreiben 3
			Leseschalter
			Regeneration 2
			PK

In diesem Speicherdurchlauf findet ein Kommavergleich statt. Dabei kommt auch der Befehl S 11, der KR aus seiner Grundstellung $KR\bar{0}$ in die Schaltstellung KRO bringt. Die beiden Bedingungen des Programmschalters lauten $KR\bar{0}$. Ausgang der Verknüpfungsmatrix, sowie $KR\bar{0}$. $LA\bar{0}$. Mit KRO ist der Ausgang Programmschalter blockiert, bis Summand und Summend die gleiche Kommawertigkeit aufweisen. Geöffnet ist der Weg für die Information von LA, die mit Lesen 3 und Leseschalter aus dem Register 3 ausgelesen worden sind. Mit dem Befehl Schreiben 3 wird nun das Register 3 mit $LA\bar{0}$. KRO über den Programmschalter wieder neu eingeschrieben. Die Information des Registers 2 wird über LB ausgelesen, mit $LB\bar{0}$ und Regeneration 2 wieder in das Register 2 eingeschrieben. Dadurch können beide Speicherinhalte im Augenblick des Kommavergleiches unverändert in die entsprechenden Register erneut eingeschrieben werden.

Kommavergleich KB - KC

Bedingt durch die automatische Kommawertsortierung müssen vor einer Addition bzw. Subtraktion die Kommastellen von LA und LB auf Kommagleichheit geprüft werden. Gegebenenfalls hat eine Erhöhung der Kommastellen stattgefunden, und zwar wird immer die kleinere Kommastelle um 1 erhöht.

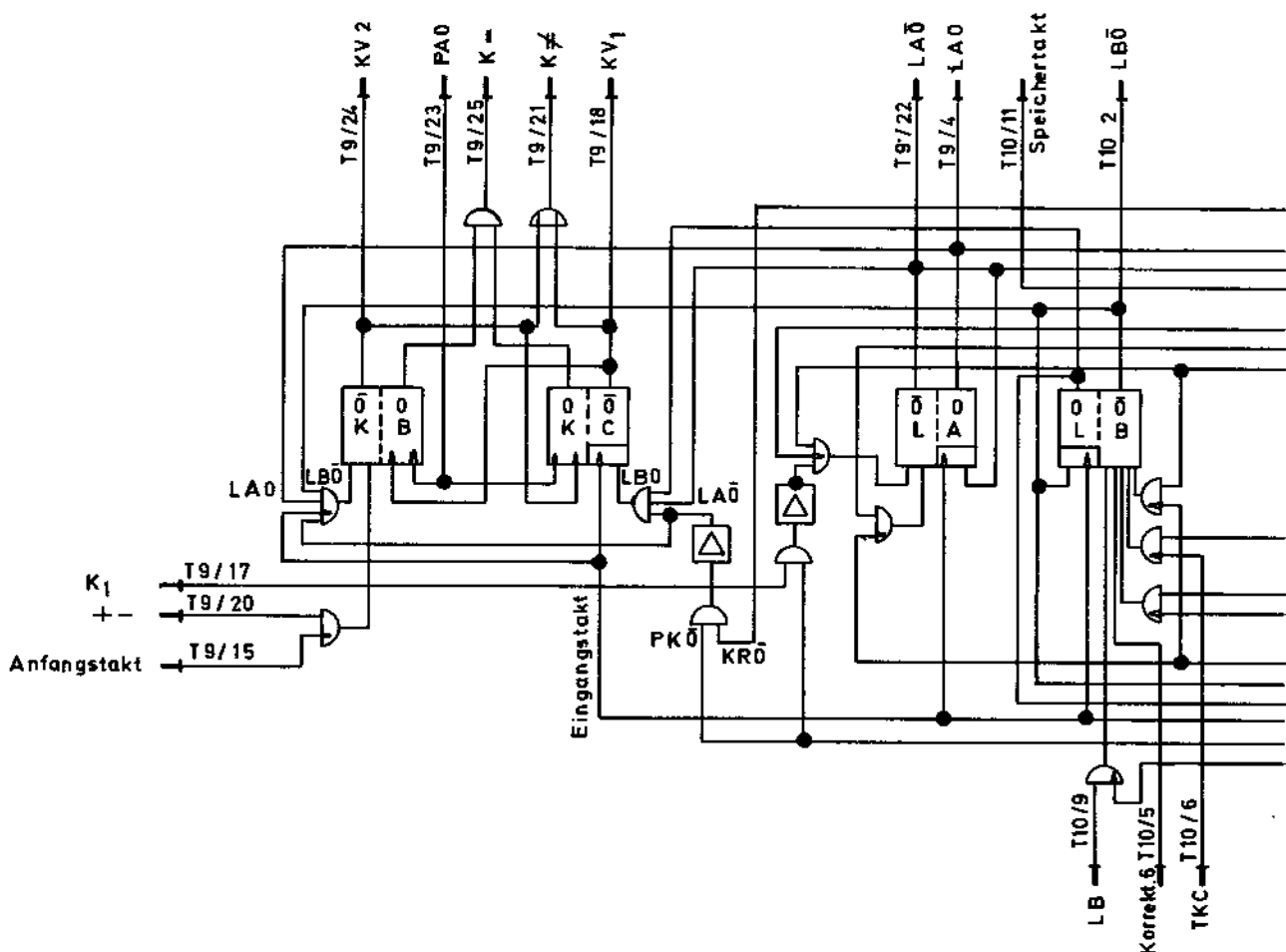
Wird eine Addition bzw. Subtraktion durchgeführt, so wird durch den Anfangstakt und \pm die Kippstufe KB nach $KB\bar{0}$ gestellt und es entsteht der Befehl KV 2 und $K\neq$.

Dieser Schaltbefehl hat für den Kommavergleich noch keine Bedeutung, sondern wird lediglich dazu benutzt, die Kippstufe PB nach $PB\bar{0}$ zu stellen. Damit wird der eigentliche Programmablauf Addition bzw. Subtraktion gestartet. Erst im dritten Speicherdurchlauf des Programms, nämlich mit PA0, kann der Kommavergleich gestartet werden, denn nun sind KB und KC in Ruhestellung 0.

Geprüft wird mit folgenden Bedingungen:

$(PK\bar{0}.KR\bar{0}).\text{Eingangstakt}.LA\bar{0}.LB\bar{0}$ für KB

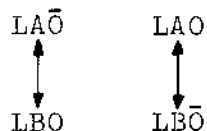
$(PK\bar{0}.KR\bar{0}).\text{Eingangstakt}.L\bar{B}0.LA\bar{0}$ für KC.



Die Vergleichimpulse sind

LAO, LA \bar{O} , LBO und LB \bar{O}

Die für beide Stufen gemeinsamen Bedingungen legen nur den zeitlichen Arbeitspunkt der Stufen fest und zwar während der ersten 4 bits der Kommarechnung und von S 11, d.h. wenn von dem Programm der Befehl gegeben wird, daß das Auslesen und Vergleichen von zwei Kommastellen stattfinden soll. Der Eingangstakt legt die Auslösung mit dem 1. Kommabit fest. Genauer gesagt, wird die Information LA \bar{O} mit LBO und LB \bar{O} mit LAO verglichen, d.h. mit dem jeweiligen Komplement der anderen Stufe



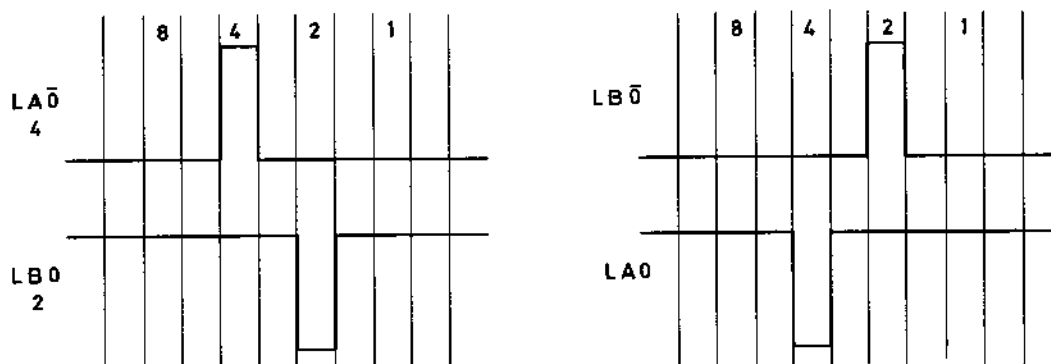
Die genaue Funktion eines Kommavergleiches ist im folgenden Beispiel erläutert:

LA = Kommastelle 4 im Register 2
 LB = " 2 im Register 3

Dieser Ablauf findet im 3. Speicherdurchlauf des Funktionsablaufes Addition/Subtraktion statt mit den Befehlen

PAO PBO PC \bar{O} Lesen 2 und 3
 Schreiben 3
 Leseschalter
 Regeneration 2
 PK
 S II

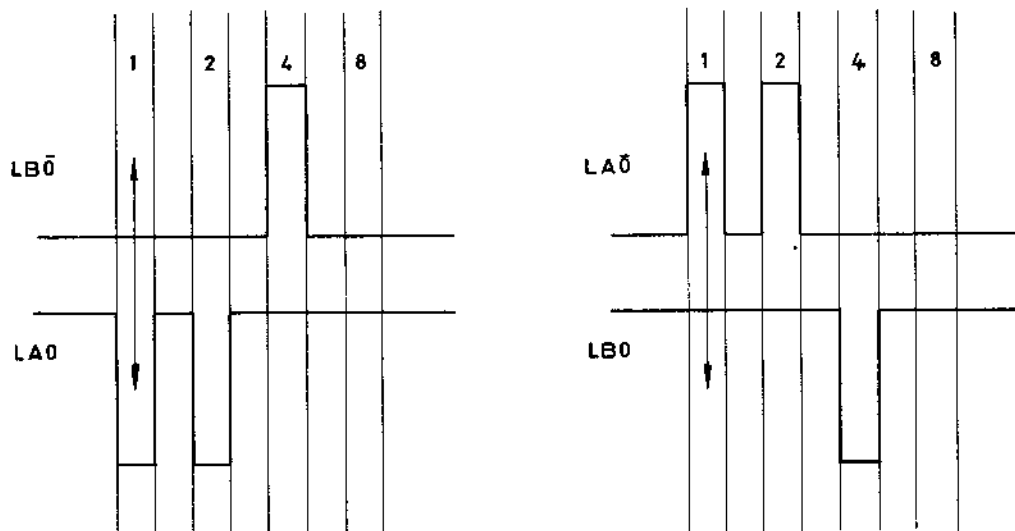
Beide UND-Gatter von KB und KC sind impulsmäßig wie folgt beaufschlagt:



Bei dem ersten bit ist kein Gatter erfüllt. Bei dem 2. bit ist die Bedingung von KC erfüllt. KC wird nach $KC\bar{O}$ geschaltet. Beim 3. bit ist die Bedingung von KB erfüllt. KB schaltet nach $KB\bar{O}$. Durch dieses Umschalten von $KB\bar{O}$ wird KC wieder nach KCO zurückgestellt. Beim 4. bit ist keine Bedingung erfüllt und damit ist die Schaltstellung $KB\bar{O}$ die endgültige und es sind die Befehle KV 2 und $K\neq$ gegeben. Diese Aussage hat zur Folge, daß die Kommastelle im Register 3 die kleinere ist und im nächsten Speicherdurchlauf um 1 erhöht werden muß.

Hat die Erhöhung stattgefunden, kehrt der Ablauf wieder zu dem oben erwähnten Speicherdurchlauf 3 zurück und es erfolgt erneut eine Prüfung auf Kommastellengleichheit.

Impulsmäßig haben sich nun folgende Bilder ergeben:



Mit dem Wechsel von Speicherdurchlauf 4 zurück nach Speicherdurchlauf 3 werden die Stufen KB und KC wieder nach 0 zurückgestellt.

Die Kommastelle in LA ist durch die neue Erhöhung zu 3 geworden; die Kommastelle in LB bleibt unverändert.

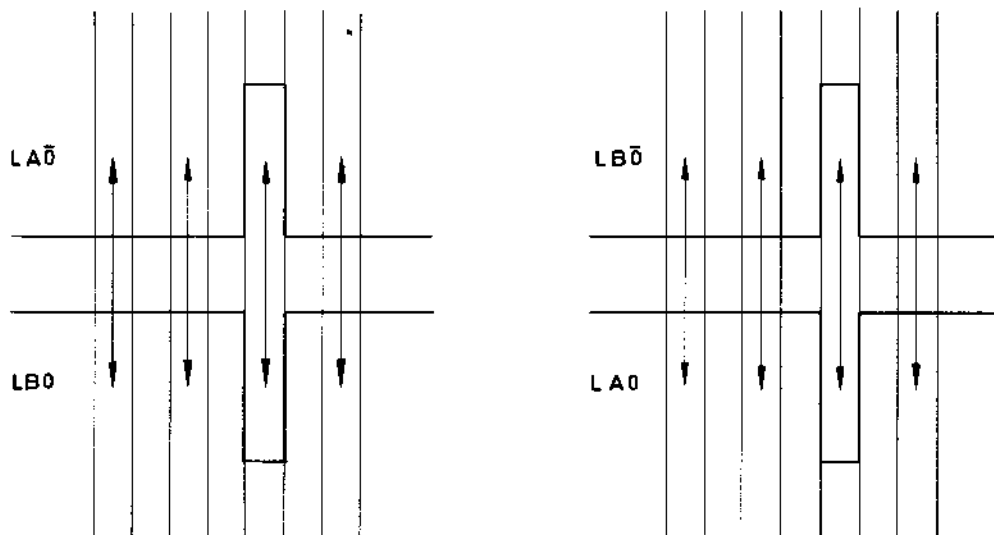
Beim 1. bit ist die Bedingung $LA\bar{0} L\bar{B}0$ erfüllt und bedeutet $KC\bar{0}$.

Beim 2. bit - die gleichen Bedingungen - KC bleibt in $KC\bar{0}$.

Beim 3. bit ist die Bedingung $L\bar{B}\bar{0} LA0$ erfüllt und damit geht KB nach $\bar{0}$ und KC wird nach 0 zurückgestellt.

Mit dem Befehl $K\bar{4}$ und KV 2 wird im nächsten Speicherdurchlauf eine erneute Kommaerhöhung im Register 3 durchgeführt.

Nach dieser erneuten Erhöhung sind die Kommastellen im Register 2 und Register 3 gleich. Diese Kommagleichheit muß natürlich zunächst geprüft werden. Dadurch werden KB, KC auf 0 gestellt. Das Programm kehrt wieder zum Speicherdurchlauf 3 zurück und es findet folgende Prüfung der Impulse von LA nach LB statt:



Prüfung	1. bit	keine	Überlagerung
"	2. bit	"	"
"	3. bit	"	"
"	4. bit	"	"

Damit ist der Kommavergleich positiv ausgefallen, d.h. durch KBO.KCO wird der Befehl K= gebildet.

Mit diesem Befehl K= geht der Funktionsablauf zum nächsten Speicherdurchlauf über und die eigentliche Addition bzw. Subtraktion kann beginnen.

Durch den Impuls K 1 wird nun die Addition der beiden Kommastellen verhindert, da sonst eine falsche Kommaanzeige entstehen würde.

SpeicherschalterKurzbeschreibung

Im Speicherschalter werden die einzelnen Spalten- und Zeilenströme entsprechend der Stellung des Speicherzählers auf die Drähte der Speicher geschaltet.

Die Platte enthält neben den elektronischen Schaltern auch die erforderlichen 6 Speichermatrixen mit je $8 \times 8 = 64$ Ringkernen. Hiervon dienen die Register 1-3 zur Anzeige bzw. zur Durchführung der einzelnen Rechenoperationen. Die Register 4 und 5 sind rechenfähige Zusatzspeicher und das 6. Register ist der sogenannte Memoria-Speicher zur Aufnahme von konstanten Faktoren (Absolutwertspeicher).

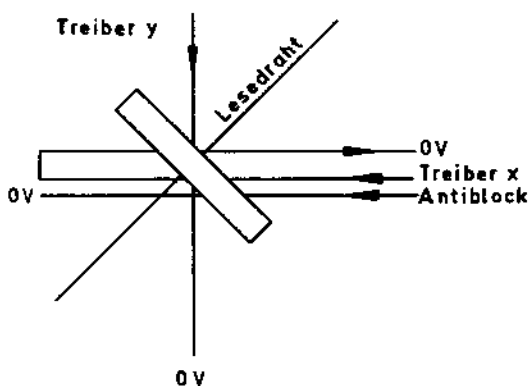
Aufbau der Speichermatrix

Grundsätzlich werden beim Aufbau eines Ringkernspeichers die Kerne in Matrixform auf Zeilen- und Spaltendrähte aufgefädelt. Durch Auswahl eines Zeilen- und Spaltendrahtes, in die je ein Stromimpuls vom Betrag $I_m/2$ (Koinzidenzimpuls) eingespeist wird, läßt sich der Kern im Kreuzungspunkt der Drähte in den positiven oder negativen Remanenzpunkt steuern (Schreiben oder Lesen). Das Auswerten einer Matrix erfolgt über den Lesedraht. Er ist bei der Hälfte der Kerne in Bezug auf die Durchflutung von der einen und bei der anderen Hälfte von der anderen Seite durchgeführt (Störimpulsunterdrückung). Gleichzeitig erhält man aber positive und negative Nutzsignale, die einen Richtverstärker (Leseverstärker sh. Verknüpfung) erforderlich machen. Um jedoch eine Steuerwirkung auf die einzelnen Matrixen ausnutzen zu können, ist es erforderlich, durch eine besondere Verdrahtungstechnik einen der beiden $I_m/2$ Impulse durch einen zusätzlichen Draht, den sogenannten Blockdraht, aufzuheben, so daß der resultierende Gesamtstrom nur noch $I_m/2$ ist. Erst in diesem Augenblick ist die Steuerwirkung durch den sogenannten Antiblockdraht (Aufhebung des Blockdrahtes) gegeben. Der Antiblockdraht (Schreib- bzw. Lesebefehl) wird durch den Programmablauf Programmschlüssel-Treiberschalter bestimmt. Das Durchschalten auf den einzelnen Zeilen- bzw. Spaltendrähften wird von den Takten 1 bis 8 des Speicherzählers gesteuert.

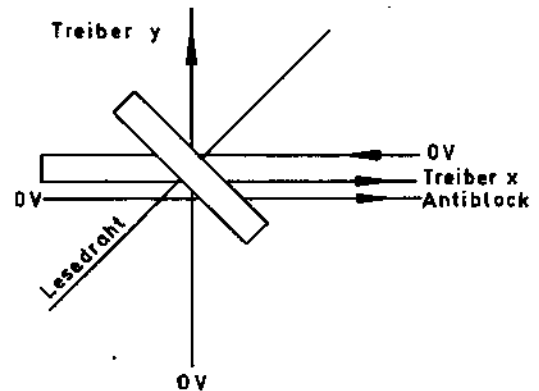
Zum Einschreiben und Auslesen sind demnach drei Schritte gleichzeitig erforderlich:

- 1.) Auswahl der Speichermatrix durch die Antiblockleitungen der Speicher 1 bis 6 vom Treiberschalter
- 2.) Auswahl der Speicherzeile innerhalb einer Matrix, gesteuert durch die Takte $\bar{1}$ bis $\bar{8}$ vom Speicherzähler
- 3.) Auswahl des Kernes innerhalb einer Zeile, gesteuert durch Takt $\bar{1}$ bis $\bar{8}$ vom Speicherzähler.

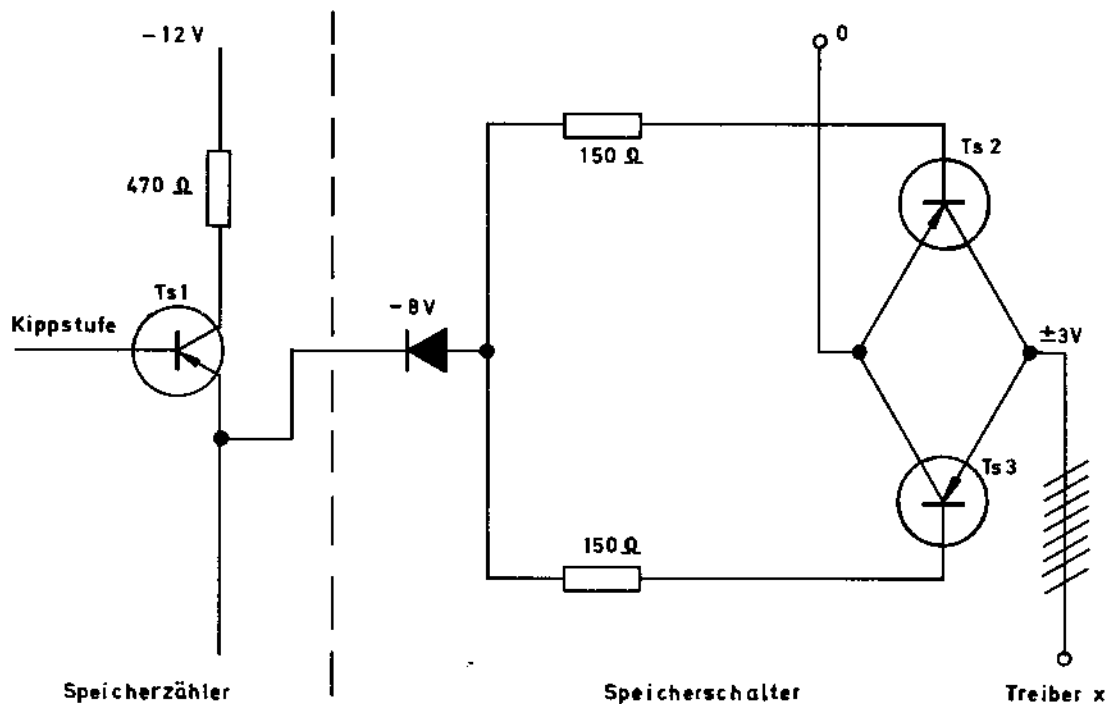
Stromrichtung beim Einschreiben



Stromrichtung beim Auslesen



Der Antiblockimpuls setzt beim Auslesen mit einer Verzögerung von $4 \mu\text{sec.}$ ein, der zur Ausschaltung der Störimpulse auf der Leseleitung dient (Lesetakt)

Elektronischer Schalter

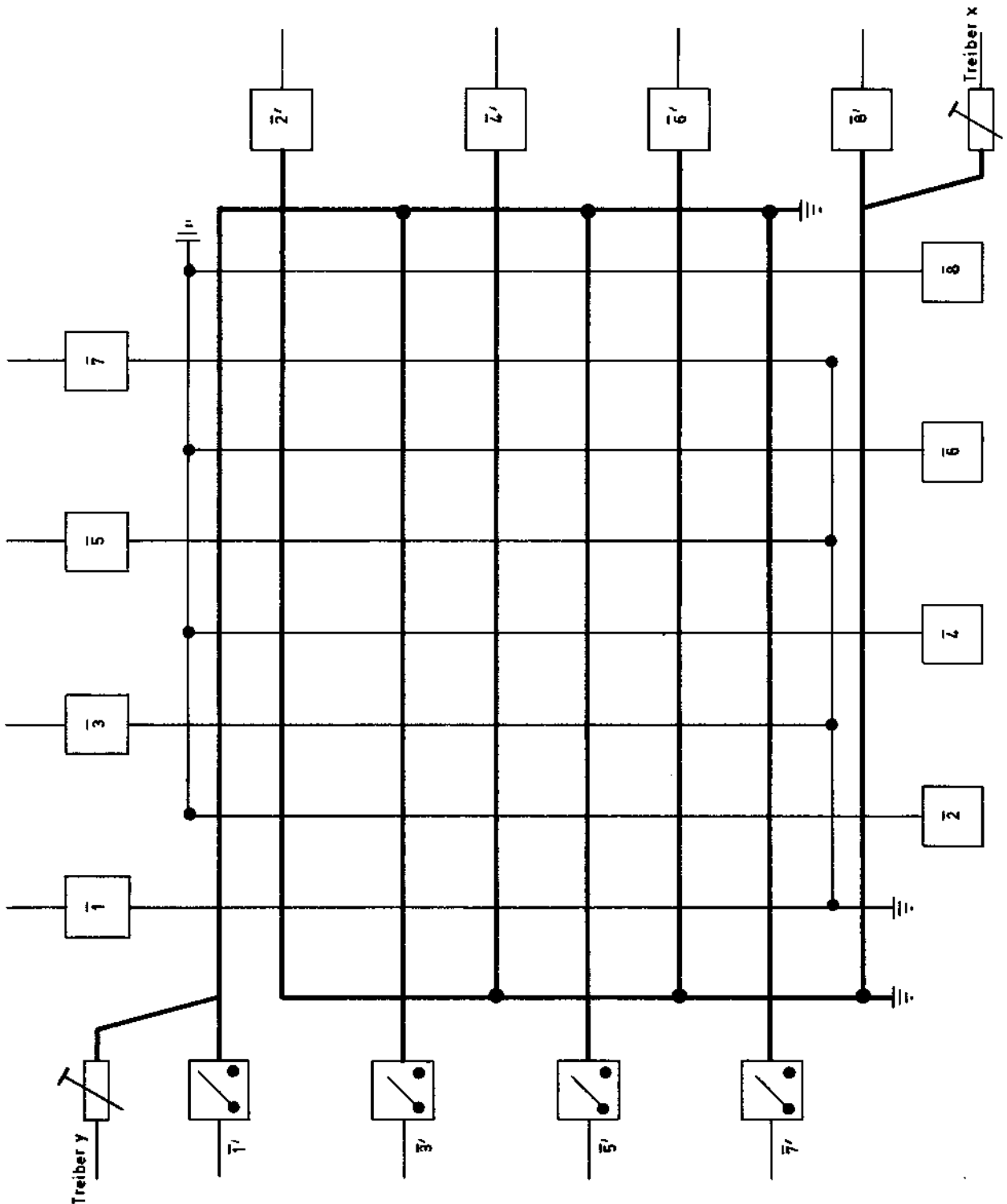
Über den Speicherschalter werden die Schreib- und Leseströme auf die betreffenden Zeilen- und Spaltendrähte geschaltet. Die Umschaltung erfolgt wahlweise über einen der 16 elektronischen Schalter.

Die Ansteuerung erfolgt über den Transistor Ts 1, d.h., daß während eines Speicherdurchlaufes von 64 bits, während einer Zeitdauer von 8 bits ein Potential von -8 Volt an den beiden 150 Ohm Widerständen der Basen von Ts 2 und Ts 3 liegen.

Die Hauptaufgabe dieses Schalters besteht darin, den Treiberstrom x bzw. Treiberstrom y an 0 Volt zu schalten. Die Stromführung bei negativem Treiberstrom übernimmt Transistor Ts 2, bei positivem Treiberstrom übernimmt Transistor Ts 3 die Stromführung.

Knüpfungsprinzip einer Matrix

Treiberstrom x und y ist zur Hälfte aufgeteilt, um eine unnötige Summierung von Störimpulsen zu verhindern.



Schematik zur Auffindung der Kerne

	$\bar{1}$	$\bar{2}$	$\bar{3}$	$\bar{4}$	$\bar{5}$	$\bar{6}$	$\bar{7}$	$\bar{8}$	
$\bar{1}'$									1-8
$\bar{2}'$									9-16
$\bar{3}'$									17-24
$\bar{4}'$									25-32
$\bar{5}'$									33-40
$\bar{6}'$									41-48
$\bar{7}'$	*	*	*	*					49-56
$\bar{8}'$									56-64

Diese Anordnung zeigt das System der Takte zur Auswahl der Zeilen- und Spaltendrahnte innerhalb einer Speichermatrix. Mit Hilfe dieser Anordnung konnen die Takte und Kerne (die an einer bestimmten Stelle benotigt werden) fixiert werden.

Beispiel:

Ziffer 7 in der 12. Stelle
pro Stelle 4 Kerne, d.h.

$$12 \times 4 = 48$$

Diese Angabe (48) besagt, da die Ziffer 7 in den vier nun folgenden Ringkernen 49 50 51 52 eingeschrieben ist. Die dazugehorigen Zeilen- und Spaltentakte sind einfach abzulesen.

Treiberschalter

Kurzbeschreibung

Auf dem Treiberschalter werden die einzelnen Antiblockströme auf + 185 mA geregelt und durch die Einzelsteuerbefehle auf die entsprechenden Register geschaltet.

Weiterhin befindet sich auf dieser Platte die Funktionssteuerung für die Einblicktasten und für AZE. Ebenfalls wird der Befehl Leseschalter gebildet.

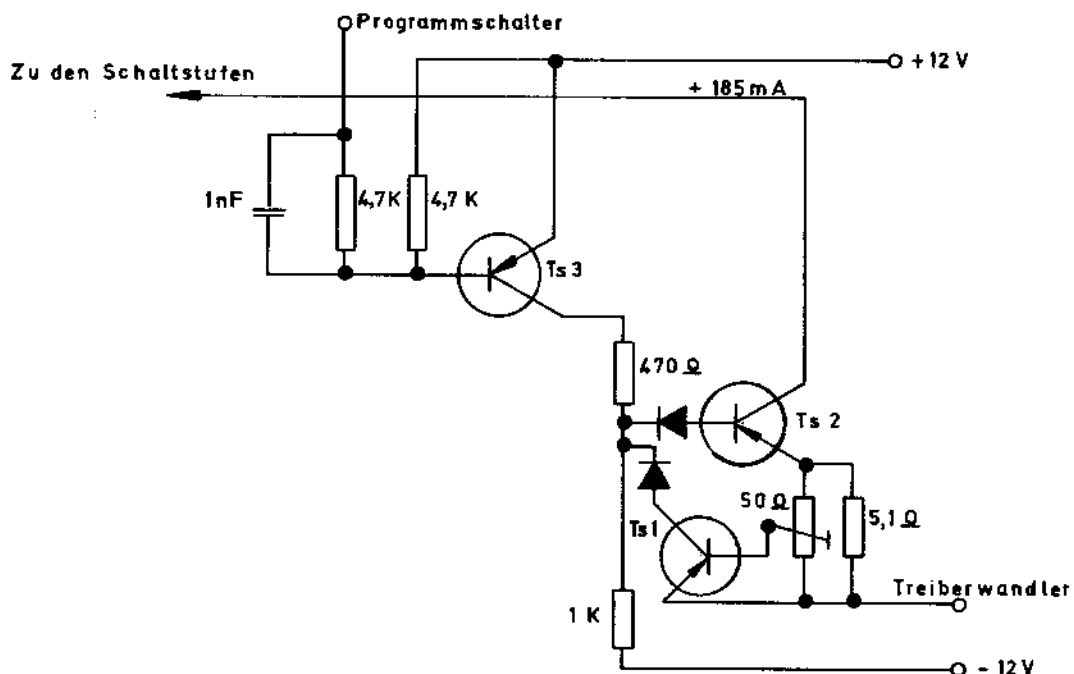
Die Stromregelstufen

Es sind vier Stromregelstufen vorhanden; je eine Stromregelstufe haben gemeinsam:

Lesen 3	Lesen 1	Schreiben 6	Schreiben 1
" 4	" 2	" 2	
" 5	6	" 5	
		" 4	
		" 3	

Einstellbar ist auch der Strom der Regeneration 2, jedoch nicht mit Hilfe einer kpl. Stromregelstufe. Hier läßt sich nur das Basispotential mit einem Potentiometer und damit der Öffnungswinkel des Schältransistors einstellen.

Eingestellt werden die Potentiometer, indem man über den jeweiligen Meßwiderstand einer Lese- bzw. Schreibstufe einen Spannungsabfall von 0,95 Volt einstellt. Dieser Spannungsabfall entspricht einem Strom von 185 mA.

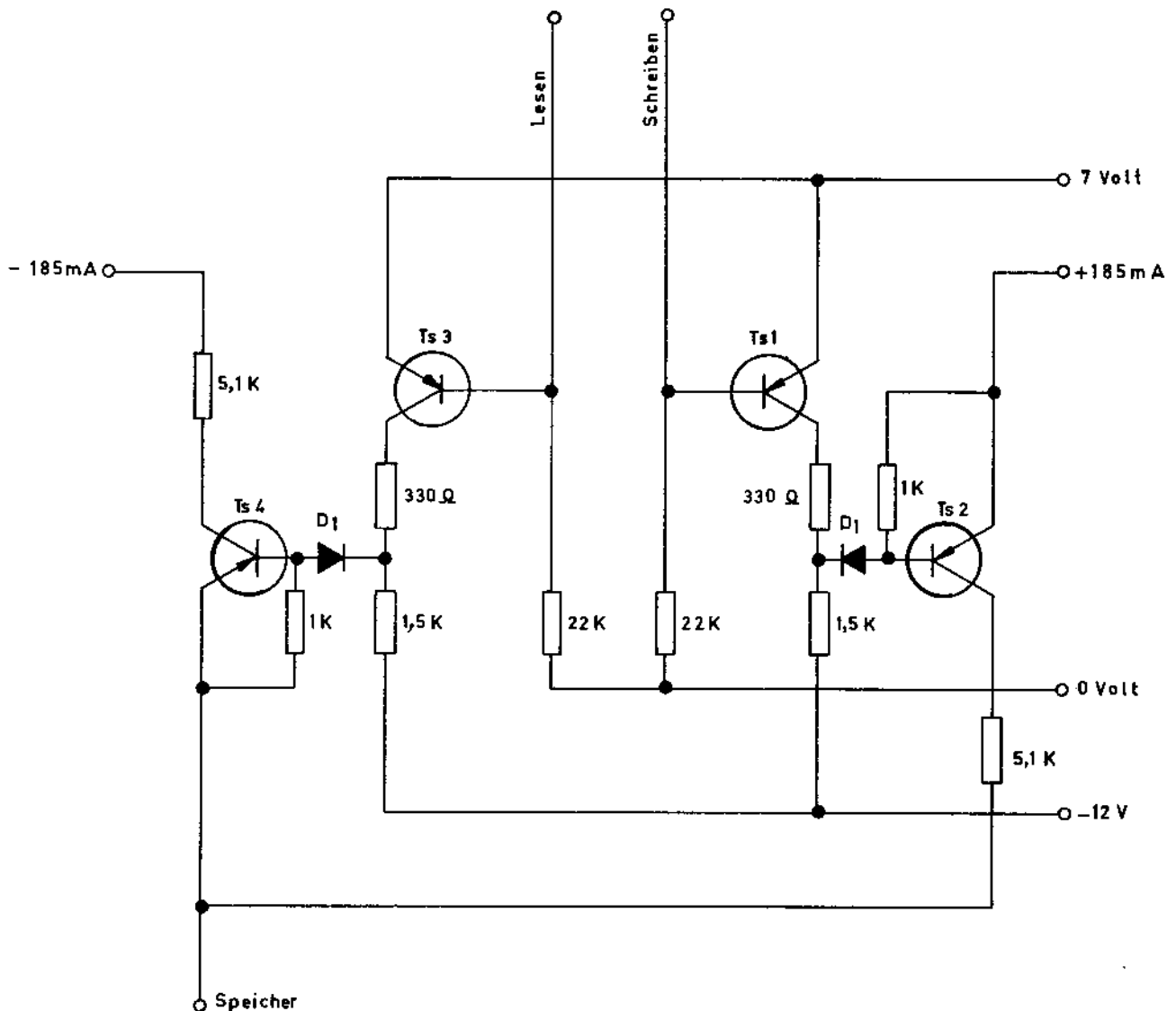


Schalt- und Verstärkerstufen

Zu jeder Schreib- bzw. Lesestufe gehören ein Verstärker und ein Schalttransistor.

Da die Steuerbefehle des Programmschlüssels ein zu unterschiedliches Potential haben, werden die Lese- und Schreibbefehle zunächst einmal verstärkt.

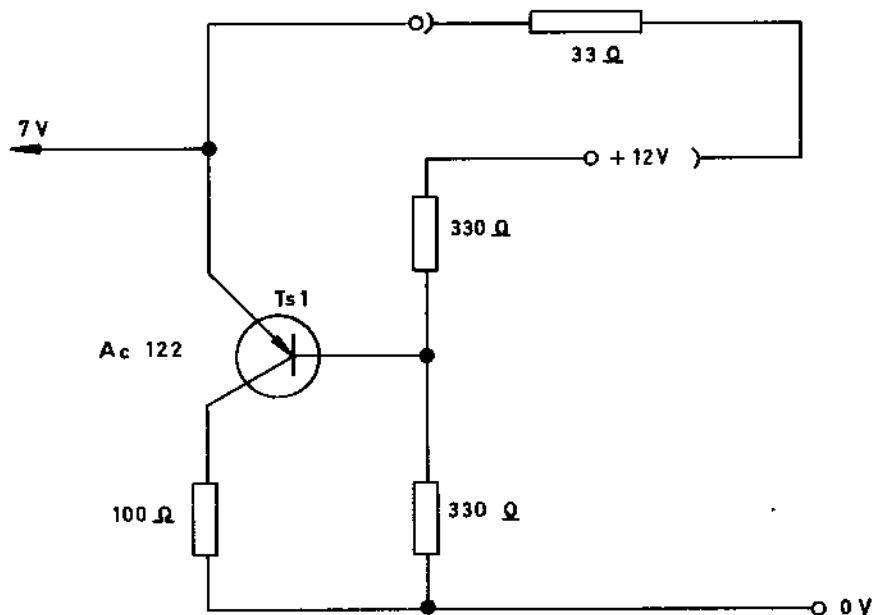
Die Ausgänge der Verstärker (Negation) steuern die folgenden Schalter. Damit ist die Verbindung von den Stromregelstufen zu der jeweiligen Antiblockleitung geschlossen. Die folgende Schaltung zeigt je einen Verstärker und Schalter für eine Schreib- bzw. Lesestufe.



Der Schwellwertgeber

Wie aus dem Schaltungsausgang ersichtlich, sind die Emitter der Verstärkertransistoren mit einem Potential von +7 Volt beaufschlagt. Diese +7 Volt werden in einem sogenannten Schwellwertgeber gewonnen und liegen an allen Emittern der Verstärkertransistoren. Mit dieser Schwellwertspannung wird eine Störpulsunterdrückung erreicht.

In folgender Schaltung findet der Eingang der 7 Volt statt.



Durch den festen Basisspannungsteiler ist der Öffnungsgrad des Transistors so, daß der Emitter-Kollektorstrom einen Spannungsabfall von 5 Volt an dem 33 Ohm Widerstand zu Folge hat, so daß die Restspannung noch 7 Volt beträgt.

Regeneration 2

Wie schon erwähnt, ist die Regeneration 2 ein Sonderfall und hat keine direkte Stromregelstufe.

Ihre Aufgabe ist es, die Zahlenwerte bei Addition-Subtraktion und Multiplikation im Register 2 zu erhalten.

Die Eingänge sind Reg. 2, $LB\bar{0}$ und KSO. Der Befehl Reg. 2 kommt vom Programmschlüssel und legt im Programmablauf fest, daß eine Werterhaltung im Register 2 stattfinden soll und der Eingang $LB\bar{0}$ führt die Impulsinformationen, die erhalten werden sollen.

Der letzte Eingang KSO verhindert, daß die gebildeten und in LB eingebrachten Korrektursechsen in Register 2 eingeschrieben werden.

Die Stromeinstellung wird mit Hilfe eines veränderlichen Basisspannungsteilers vorgenommen.

Impuls Leseschalter

Auf den Impuls Leseschalter wurde schon bei der Beschreibung der Verknüpfung, Kippstufe LS, eingehend eingegangen.

Speichereinblicktasten

Nach einer Verzögerung wird mit dem Anfangstakt zusammen der jeweilige Schreibbefehl gebildet, der für die entsprechende Taste benötigt wird.

Der gleichzeitig benötigte Lesebefehl wird auf dem Programmschlüssel durch den Schreibbefehl selbst erzeugt.

Mit dem Druck auf eine der Einblicktasten muß auch AZE, also Lesen 1, Schreiben 1, unterbunden werden, aber der Impuls AZ erhalten bleiben. Der Impuls AZ sorgt auf dem Taktverteiler für die nötige Anzahl der Verschiebetakte, die für die Verschiebung der bits des angerufenen Speichers durch das Zwischenregister gebraucht werden.

AZE

Der Verstärker AZE, dessen Ausgang negiert ist, sorgt im Falle einer Nichtansteuerung für die Befehle Lesen 1, Schreiben 1. Eine Nichtansteuerung ist dann gegeben, wenn weder ein Funktionsprogramm läuft, noch Kommarechnung oder ein Speichereinblick stattfindet.

Im Falle eines Funktionsablaufes wird der Impuls FA ($PB\bar{0} + PC\bar{0}$) gebildet. Ein Sonderfall bildet hier $\bar{UK}\bar{0}$.

So sind z.B. bei der Kommarechnung Multiplikationen die Stufen PB und PC wieder in 0-Stellung, das Programm hingegen ist aber noch nicht beendet. Hier übernimmt $\bar{UK}\bar{0}$ die Unterbindung von AZE.

Wie schon erwähnt, wird auch bei dem Druck auf eine der Speichereinblicktasten AZE unterbunden, da die entsprechenden Lese- und Schreibbefehle von der Taste selbst gebildet werden.

ProgrammschlüsselKurzbeschreibung

Im Programmschlüssel werden die Unterprogramme auf die verschiedenen Einzelbefehle wie Lesen, Schreiben usw. aufgeschlüsselt.

Funktionsweise

Zunächst seien die Begriffe Hauptprogramm und Unterprogramm näher erläutert. Jede Betätigung einer Ziffern- oder Funktionstaste löst den Ablauf eines Hauptprogrammes aus, daß sich seinerseits wieder aus verschiedenen Unterprogrammen zusammensetzt. Als Beispiel sei die Darstellung des Funktionsablaufes bei Betätigung der Taste x genommen (Funktionsbeschreibung Teil 1, Blatt 40). Der Funktionsablauf in seiner Gesamtheit ist das Hauptprogramm für die Taste x. Es setzt sich in diesem Fall aus zwei Unterprogrammen zusammen. Im ersten Schritt erfolgt das Löschen der Register 2 und 3 durch das Unterprogramm Lesen 2, Lesen 3. Im zweiten Schritt erfolgt die Übergabe der eingetasteten Zahl von Register 1 nach Register 2 durch das Unterprogramm Lesen 1, Schreiben 1 und Schreiben 2. Die Gesamtdarstellung eines Funktionsablaufes ist also gleichzeitig ein Hauptprogramm und jede Zeile innerhalb eines Ablaufes stellt ein Unterprogramm dar. Man erkennt außerdem, daß sich jedes Unterprogramm wieder aus einer bestimmten Kombination von Einzelbefehlen zusammensetzt. Der Programmschlüssel hat nun die Aufgabe, für jedes Unterprogramm die entsprechende Kombination von Einzelbefehlen auszugeben. Das ablaufende Hauptprogramm wird durch die betätigte Taste bestimmt und die zugehörigen Unterprogramme laufen nach Maßgabe der Kippstufen PA, PB und PC der Steuerung ab. Für die Zahl der Varianten des Programmschlüssels würde eine ins einzelne gehende Beschreibung der Unterprogramme zu umfangreich werden; es wird hier auf die Funktionsabläufe verwiesen. Es sollen an dieser Stelle nur die Besonderheiten behandelt werden.

K 1 : Führt als Ausgang zur Verknüpfung und unterdrückt das Auswerten der Kommastelle der Register 3, 4 und 5. Bei Addition (Subtraktion) wird z.B. die Zahl mit weniger Nachkommastellen verschoben, bis beide Kommata untereinander stehen. Bei der anschließend stattfindenden Addition (Subtraktion) dürfen die Kommastellen im Gegensatz zu den Ziffern nicht addiert (subtrahiert) werden; die durch die Verschiebung erreichte Kommastelle soll erhalten bleiben.

KV 1, KV 2: Kommen als Eingänge aus der Verknüpfung. KV 1 steuert die Kommaverschiebung vom Register 2, KV 2 die von Register 3, 4 und 5. Es handelt sich um die Kommaverschiebung bei Addition (Subtraktion), die zur Übereinanderstellung beider Kommata durchgeführt wird.

S 11: Führt als Ausgang zur Verknüpfung. S 11 löst das Auslesen und Vergleichen zweier Kommastellen aus, ohne daß sie dabei addiert bzw. subtrahiert werden.

Reg. 2: Dieser Ausgang steuert über den Treiberschalter unter Umgehung der Verknüpfung das Wiedereinschreiben von Register 2 (Reg. 2 = Regeneration Register 2).

PK: Führt der Ausgang PK L-Signal, so besagt die Schaltstellung $PK\bar{0}$, daß in diesem Augenblick die Kommawertigkeit ausgelesen bzw. verarbeitet wird.

SonderfunktionenKurzbeschreibung

Auf dieser Platte werden Sonderbefehle, wie Kapazitätsanzeige und automatische Löschung, gebildet. Ferner werden hier die Unterbefehle des Kommaprogramms gebildet.

Weiterhin werden die Lesebefehle gegeben, die der Löschung der einzelnen Register dienen.

Die Stromregelstufen der Treiberstufen x und y sind ebenfalls auf dieser Platte zu finden.

Stromregelstufen x und y

Aus dem Strom des Treiberwandlers werden mit Hilfe von zwei Doppelstromregelstufen die Ströme x und y gebildet. Beide Ströme sind ± 185 mA groß, was einem Spannungsabfall an den Meßwiderständen von jeweils 0,9 V entspricht (Widerstände 5,1).

Die Stromregelstufen sind identisch mit denen des Treiberschalters, mit dem Unterschied, daß es sich hier um eine Kombination von zwei einzelnen Stufen handelt und zwar jeweils eine für die negative und eine für die positive Halbwelle des Treiberwandlers.

Kapazitätsanzeige

Es gibt mehrere Möglichkeiten, um zu der Aussage der Kapazitätsüberschreitung zu gelangen. Genau gesagt sind es fünf verschiedene Arten:

- 1.) Die normale Kapazitätsüberschreitung bei Multiplikation, wobei KA
 - a) durch $x = \text{.ZÜ-Ausgang.Speichertakt}$ ausgelöst wird. Das Entscheidende ist hierbei der Zehnerübertrag in der 15. Stelle.
 - b) durch $\text{PB}\bar{0}$, $\text{PA}\bar{0}$, $\text{Zw.-Reg.}\bar{0}$ ausgelöst, wenn der Zahlenwert 15 Stellen ist; Prüfung erfolgt, wenn die 1. Ziffer aus S 3 nach S 1 geschoben wird.

- 2.) Die nächste Möglichkeit ist die, daß der Zahlenwert nicht über die 15. Stelle hinausgeht, aber das Resultat der Komma-
stelle 15. Stelle überschreitet. Nun wird KA durch die
Impulse $KT\bar{0}.x=.K.\bar{U}K\bar{0}$ geschaltet.
- 3.) ZÜ-Ausgang, $\bar{+}$, RW+, Speichertakt lösen $KA\bar{0}$ bei einer Kapazitäts-
überschreitung bei Addition und Subtraktion aus, wobei auch hier
der ZÜ der 15. Stelle maßgebend ist. Der Impuls KD wird
ebenfalls gebildet. Somit wird eine Kapazitätsanzeige mit
Blinklicht ausgelöst.
- 4.) Eine weitere Kapazitätsüberschreitung kann dann erfolgen, wenn
bei Addition/Subtraktion eine Ziffer durch den Kommastellen-
vergleich außerhalb der Kapazität des Registers 1 (Anzeige)
hinausläuft.

Beispiel: 100
 + 1,000000000000000 =
 KAO $\bar{0}$ = PBC . Zweg.Reg. $\bar{0}.\bar{+}$

Die automatische Löschung

Der automatischen Löschung unterliegt dem Register I.

Hierbei übernimmt die Kippstufe A1 die Aufgabe, bei Zifferntastung das Register I zu löschen und gegebenenfalls auch das Minuszeichen.

Nur die Stellung ALO ermöglicht den Befehl Schreiben 1 bei Zifferneintastung. Da aber die Kippstufe mit jedem Funktionstastendruck in die Stellung AL $\bar{0}$ geht, ist bei der dann folgenden Zifferneintastung der erste Speicherdurchlauf der, in welchem die Löschung stattfinden kann; denn erst mit Zifferntaste und PAO als auslösenden Impuls kann A1 nach 0 geben.

Da die Anstiegsflanke vom PAO aber erst mit dem Speichertakt kommt, ist in diesem Speicherdurchlauf kein Schreibbefehl erfolgt.

Sonderbefehle, die nicht auf dem Programmschlüssel gebildet werden konnten:

Direkt und mit dem Programmablauf (PBC, PAO) zusammen werden durch die entsprechenden Tasten die einzelnen Lesebefehle gebildet, bevor dann durch das Programm selbst der Schreibbefehl ausgelöst wird.

So wird z.B. mit Taste : . PBC der Befehl Lesen 3 gebildet.

Mit Taste x . PBC . PAO kommt Lesen 2 und 3.

Mit Taste C . PAO . PBC = Lesen 1.

III PAO . PBC = Lesen 2 und 3.

Mit T 2 . PBC = Lesen 1.

Dadurch kann T 2 durch die Tasten M I II I II gebildet werden.

Unterbefehle des Kommaprogramms

Zu den Eingängen vom Kommaprogramm, die die entsprechenden Lese- und Schreibbefehle in der Sonderfunktion bilden, gehören:

: =, x=, KT $\bar{0}$, MK $\bar{0}$, UK $\bar{0}$, MS $\bar{0}$, K, KT $\bar{0}$

VK ist ein Ausgang und besagt, daß die Kommastelle 15 bei KA

Multiplikation ohne Kommastelle in die Kommatetraden eingeschrieben werden muß.

TaktverteilerKurzbeschreibung

Der Taktverteiler bildet im Zusammenhang mit dem Treiberwandler eine Reihe von Steuertakten, welche den Funktionsablauf der Maschine maßgeblich steuern. Entstehung, Form und Verwendung der einzelnen Takte wird in dem nachfolgenden Abschnitt eingehend erläutert.

Anfangstakt

Der Anfangstakt wird immer dann gebildet, wenn irgend eine Taste gedrückt worden ist. Die Auslösung der Kippstufe erfolgt durch den Speichertakt.

Der Eingang Tastenlöschung führt normalerweise L-Signal (+12 Volt), das nur beim Betätigen einer Taste auf 0 geht. Das Verzögerungsglied vor der Kippstufe verzögert den Übergang von 0 auf L und dient zur Überbrückung der Prellzeit der Kontakte im Mikroschalter. Der Anfangstakt dient demnach zum Start eines Gesamtprogrammes.

Verschiebetakt

Der Verschiebetakt wird durch eine Verstärkerstufe gebildet. Die Vorbereitung kann auf zwei Wegen erfolgen:

a) DV $\bar{0}$. SO . (Eingangstakt)

Bei einer Division müssen aufgrund des Divisionsschemas vor Beginn der eigentlichen Rechnung Dividend und Divisor mit der ersten Ziffer auf die 14. Stelle verschoben werden. Hierzu führt DV $\bar{0}$ durch Drücken der Taste : solange L-Signal, bis die jeweilige Verschiebung beendet ist. Der Eingang SO führt L-Signal, da die Rundungs- und Rechtsschritt-Taste nicht betätigt worden ist.

b) SV $\bar{0}$. PK $\bar{0}$. (Eingangstakt)

Dieser zweite Eingang wird von PK $\bar{0}$ gesteuert. Da PK $\bar{0}$ immer L-Signal führt, kann nur in diesem Schaltzustand eine Verschiebung stattfinden. Über den Eingang PK wird die Verschiebung für die Komma-stelle unterbunden. Über AZ wird die Verschiebung Anzeige ohne FA durchgeführt und über SV $\bar{0}$ die Verschiebungen, die innerhalb einer Rechnung erforderlich sind.

Lesetakt

Der Lesetakt hat eine Impulshöhe von ca. 12 Volt; der Ausgang ist negiert. Er löst zusammen mit den negativen Amplituden des Treiberwandlers die Konstantstromschaltung für das Lesen aus. Die zugehörige Boole'sche Gleichung zeigt sofort, unter welchen Bedingungen außerdem der Lesetakt gebildet wird:

$$(PCD.K) + TKb\bar{0} + \text{Eingangstakt} + \text{Treiber Lesen.}$$

Eingangstakt

Der Eingangstakt wird gebildet durch

$$\text{Eingangstakt} = TKb\bar{0} \cdot \text{Treiber Schreiben.}$$

Die zeitliche Dauer des Impulses beträgt $5,5 \mu\text{sec.}$ und ist einstellbar. Der Vorbereitungsimpuls $TK\bar{b}$ beginnt 1 bit vor dem jeweiligen Pausenbeginn. Dazwischen liegen genau 64 Eingangstakte, die zum Weiterzählen des Speicherzählers verwendet werden.

Kippstufe PK

Im Ruhezustand führt PKO immer L-Signal. Die Umsteuerung erfolgt durch die beiden Eingänge PK und K.

K führt nur während der ersten 4 bits L-Signal; damit kann die Kippstufe PK nur gleichzeitig mit dem Auslesen der Kommastelle in den Zustand $\bar{0}$ übergehen. Einen PK-Impuls liefert der Programmschlüssel nur, wenn das ausgelesene Komma nicht weiterverarbeitet werden soll, die Kommastelle aber erhalten bleiben soll.

Taktgeber

Der Takt δ' ist ein Impuls mit einer Dauer von 8 bits am Ende eines Zyklus. Die Impulshöhe beträgt -12 Volt bis -1 Volt. Durch eine Potentialanhebung wird hieraus der Impuls δ' Taktgeber gebildet. Der δ' Taktgeber hat folgende Aufgabe zu erfüllen:

Da der Impuls 8 bits vor Ende eines Speicherdurchlaufes, also zu Anfang der 14. Tetrade beginnt, wird er als Signal dafür benutzt, daß die Stellenverschiebung der Ziffer vor einer Division auf der 14. Stelle angelangt ist.

Takt x

Der Takt x wird gebildet:

$$\text{Takt } x = \text{DV}\bar{0} \cdot \text{SO} \cdot \text{PKO}$$

PKO führt während der ersten 4 bits eines Speicherdurchlaufes O-Signal. Der Übergang von O nach L am Ende des 4. bits wird ausgenutzt. Er dient nach Differenzierung zur Löschung des Zwischenregisters.

4. Takt; Takt 4 und Takt 8

Der 4. Takt wird aus Takt 4 oder Takt 8 gebildet.

$$4. \text{ Takt} = \text{Takt } 4 + \text{Takt } 8$$

Er fällt daher jeweils mit dem 4. bit einer Tetrade zusammen und dient zur Auslösung der Pseudotetradenprüfung.

Impuls ZV

Mit dem Impuls findet die Ausblendung eines Zehnerübertrages statt. Wird nämlich bei der Pseudotetradenprüfung während einer Rechnung eine Pseudotetrade festgestellt, dann erfolgt automatisch ein Zehnerübertrag in die folgende Tetrade hinein und zwar nach Verrechnung der Korrektursechs durch den Übergang von $\text{KS}\bar{0}$ nach KSO.

Die beiden folgenden rechnerischen Beispiele, bei denen sich eine echte und unechte Pseudotetrade ergeben, veranschaulichen die Wirkungsweise des Impulses:

<u>2. Tetrade</u>	<u>1. Tetrade</u>	
	O L O L	
	O L O L	
	<hr style="width: 50%; margin: 0 auto;"/>	
	L O L O	
	O L L O	
	<hr style="width: 50%; margin: 0 auto;"/>	
L	O O O O	
durch KSO gebildet		L O O L
		L O O L
L		<hr style="width: 50%; margin: 0 auto;"/>
durch ZV gebildet		O O L O
		O L L O
L		<hr style="width: 50%; margin: 0 auto;"/>
durch KSO gebildet		L O O O

TKb und $\overline{\text{TKb}}$

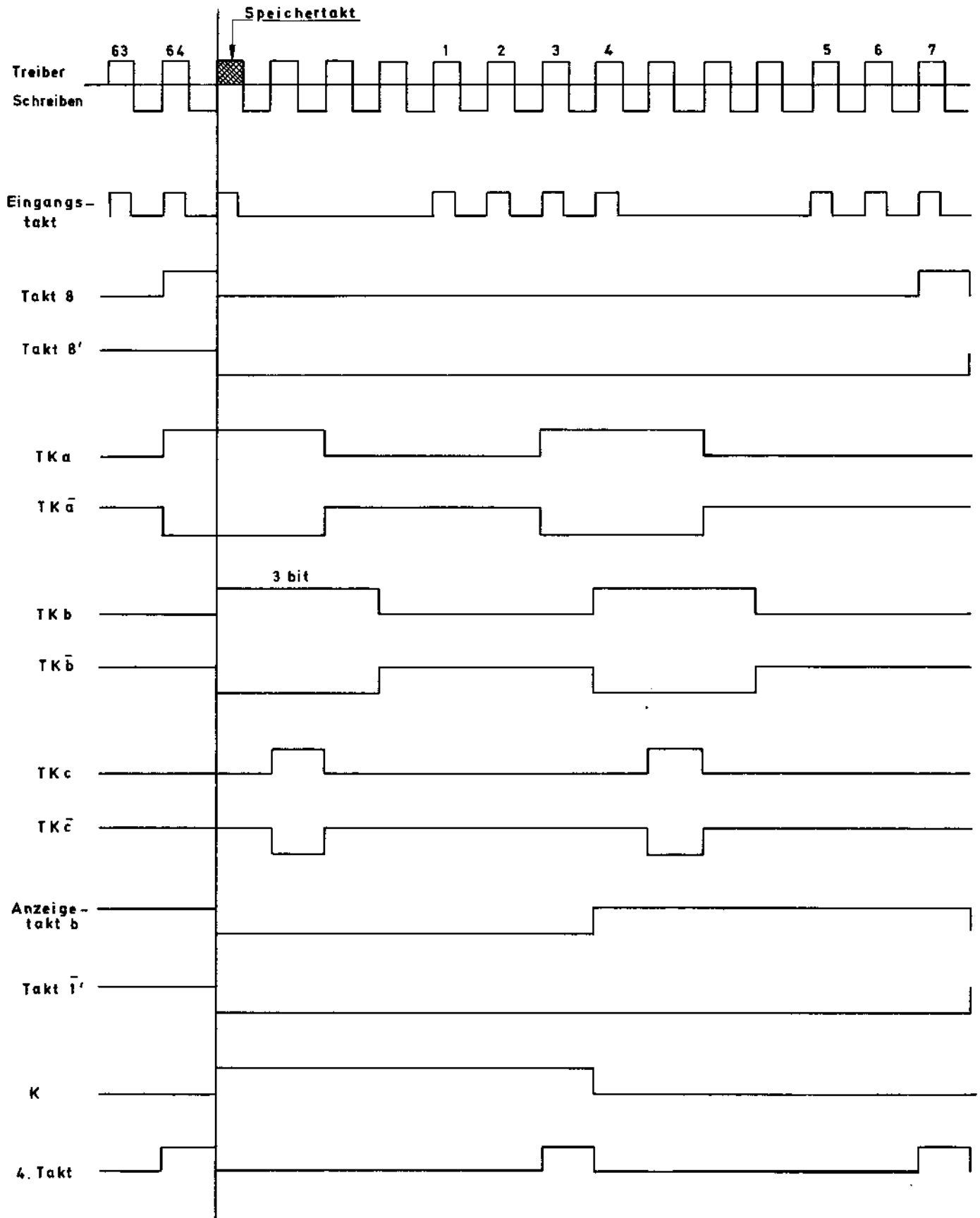
Die Ausgänge TKb und $\overline{\text{TKb}}$ können nur im Zusammenhang mit den zugehörigen Kippstufen TKa und TKc erklärt werden, da diese drei Kippstufen den Pausenablauf steuern. Zunächst wird TKa durch die Takte 8' und 8 in den Zustand L geschaltet und zwar zu Beginn des 64. Treiber-Schreiben-Impulses eines Speicher-durchlaufes. TKa bereitet TKb vor und der nächste Treiber-Schreiben-Impuls kippt TKb in den Zustand L bzw. $\overline{\text{TKb}}$ in den Zustand O. Damit fehlt die Vorbereitung für den Eingangstakt und es folgt die erste Pause.

Durch den nächsten Treiber-Schreiben (Beginn der 1. Pause) kippt das von TKa, TKb und $\overline{\text{TKc}}$ über das UND-Gatter vorbereitete TKc in den Zustand L. Damit ist die Vorbereitung für $\overline{\text{TKc}}$ vorhanden und der folgende Treiber-Schreiben kippt $\overline{\text{TKc}}$ in den Zustand L (bzw. TKc in den Zustand o), was gleichzeitig die Rückstellung von TKa bewirkt. $\overline{\text{TKb}}$ ist jetzt von $\overline{\text{TKa}}$ und $\overline{\text{TKc}}$ vorbereitet und geht beim nächsten Treiber-Schreiben-Impuls in den Zustand L über. Damit ist die Vorbereitung für den Eingangstakt wieder vorhanden, d.h. die erste Pause von 3 bits Dauer ist durchlaufen.

Das zweite UND-Gatter am Eingang TKa ist jetzt vom Impuls K vorbereitet. Es wird zu Beginn des 4. bits eines Speicher-durchlaufes von 4. Takt ausgelöst, wodurch TKa erneut in den Zustand L übergeht und dadurch TKb vorbereitet. Der Ablauf der nun folgenden zweiten Pause erfolgt in gleicher Weise wie bereits geschildert.

Zusammenfassend kann gesagt werden, daß während eines Speicher-durchlaufes von 64 bits zwei Pausen von je 3 bits Dauer auftreten.

Pausenablaufs-Impulsplan



Kommaprogramm

Kurzbeschreibung

Bei Addition und Subtraktion wird das kommarichtige Ergebnis dadurch erzielt, daß vor Beginn der Rechnung beide Komata untereinander gestellt werden.

Bei Multiplikation und Division wird die Kommastelle im Kommaprogramm gesondert errechnet.

Das Kommaprogramm enthält hierzu eine Reihe von Kippstufen, deren Funktion im folgenden näher erläutert wird:

Kippstufe MS

Die Kippstufe MS besitzt zur Ansteuerung $MS\bar{0}$ zwei Eingänge. Im ersten Fall erfolgt die Ansteuerung über $\underline{+III=}$ und PCO. Diese Bedingung ist jeweils am Ende vor Additions- und Subtraktionsaufgaben erfüllt, wenn die Taste = gedrückt worden ist. Durch die Umschaltung nach $MS\bar{0}$ wird auf der Sonderfunktion die Befehle Lesen 3 und Schreiben 1 gebildet; d.h. Übernahme von Register 3 nach Register 1 (Anzeige).

Nach Beendigung der Multiplikation wird mit $MS\bar{0}$ das Ergebnis aus Register 3 nach Register 1 der Anzeige gebracht. Die erforderlichen Steuerbefehle lauten: Lesen 3, Schreiben 3. Voraussetzung ist, daß keine Kapazitätsüberschreitung stattgefunden hat.

Kippstufe DK

Die Kippstufe DK gibt den Befehl zur Beendigung der Stellenverschiebung bzw. Divisionsrechnung, wenn das Komma an die 8. Stelle der Anzeige kommt. Zu diesem Zweck wird die Stufe nach $DK\bar{0}$ geschaltet, damit das Zählwerk gelöscht wird. Zum Verständnis der Wirkungsweise sei zunächst daran erinnert, daß bei jeder Stellenverschiebung der Divisionsrechnung die Kommastelle um 1 erhöht wird. Beim Übergang von der 7. zur 8. Kommastelle findet also folgende Rechnung statt:

$$\begin{array}{r} 7 \\ +1 \\ \hline 8 \end{array} \qquad \begin{array}{r} OLLL \\ OOO\bar{L} \\ \hline L000 \end{array}$$

Aus dieser Rechnung wird das Kriterium abgeleitet, ob das Komma die 8. Stelle erreicht hat oder nicht.

Auf der Leitung Programmschalter erscheint immer dann L-Signal, wenn ein L eingeschrieben wird. PKO führt immer nach den ersten 4 bits eines Speicherdurchlaufes L-Signal, d.h. wenn das Komma ausgelesen worden ist. Die Rückstellung der Stufe erfolgt durch den Speichertakt. Fehlt die Vorbereitung durch die Kippstufe KT (sie steht dann auf $KT\bar{0}$), bedeutet das, dass die Stellenverschiebung des Kommas von einer Stelle 16 oder 8 aus beginnt. Rechnung und Stellenverschiebung werden dann nach 13 Verschiebeschritten beendet, bevor das Komma die 8. Stelle erreicht.

Kippstufe DS und DV

Vor Beginn einer Division wird der Dividend und der Divisor mit der ersten Ziffer (oder der Kommastelle) auf die 14. Stelle verschoben. Die Kippstufe DS befindet sich zunächst in $DS0$, ausgelöst durch den Speichertakt.

$DS0$: Taste : + (Befehl :=) und der Anfangstakt schalten DV nach $DV\bar{0}$.

$DV\bar{0}$ löst auf dem Taktverteiler eine entsprechende Anzahl von Verschiebetakten aus, bis die erste Ziffer oder das Komma die 14. Stelle erreicht hat.

Das zuständige Signal für die Ziffern ist der 8' Taktgeber und für das Komma der Eingang K 14.

Kippstufe ÜK

Die Kippstufe ÜK startet den Programmablauf Division:=; d.h.

$ÜK\bar{0}$ und := schalten die Programmstufe PB nach $PB\bar{0}$. Das Umschalten nach $ÜK\bar{0}$ kann auf drei verschiedenen Wegen erfolgen:

1.) $ÜK\bar{0} = DVO . :=$

$ÜK\bar{0}$ gibt über die Sonderfunktion das Unterprogramm für die Komma-rechnung der Kommastelle Dividend-Kommastelle Division aus.

2.) $ÜK\bar{0} = DS\bar{0} . := .$ Anfangstakt

Die Bedingung tritt in Funktion, wenn der Divisor durch das Eintasten bereits auf die 14. Stelle gelangt ist. Das Kriterium ist $DS\bar{0}$.

3.) $\bar{U}K\bar{O} = PaO . P7$

Diese Bedingung wird nur bei Multiplikationen erfüllt. Sie zeigt das Ende der Zahlenrechnung an und löst das Unterprogramm für die Addition der Kommastelle Multiplikant und Kommastelle Multiplikator in der Sonderfunktion aus.

P 7 kommt aus der Steuerung.

$P 7 = Zw.-Reg.0 . Z\ddot{a}hlregister 0 . x=$

Kippstufe KT

Die Kippstufe KT ist eine Kippstufe mit Mehrfachausnutzung. Sie dient in erster Linie dazu, den Kommanruf durch die Kommataste zu speichern. Bei Betätigung der Kommataste wird die Kippstufe KT sofort nach $KT\bar{O}$ geschaltet. Die Rückstellung erfolgt durch Kommalöschung (Saldieranzeige) . Taste C und dem Anfangstakt. Nachdem die Kippstufe in den Zustand $KT\bar{O}$ geschaltet worden ist, sind zwei Fälle zu unterscheiden:

1.) Es beginnt jetzt die Errechnung der Kommastelle durch Bildung der Differenz

Kommastelle Dividend - Kommastelle Divisor.

Ist das Ergebnis dieser Rechnung $16 (8)$, wird die Bedingung

$KT\bar{O} = KTO . \bar{U}K\bar{O} . KP . DV\bar{O} . := . TKb$

erfüllt, wodurch die Kippstufe KT nach $KT\bar{O}$ schaltet. Damit fehlt aber für die Kippstufe DK die Vorbereitung KTO zum Übergang nach $DK\bar{O}$; d.h. die Kippstufe DV verharrt in DKO und das Komma kann über die 8. Stelle hinauslaufen.

2.) Dividend und Divisor werden bekanntlich mit der ersten Ziffer auf die 14. Stelle verschoben. Das Komma des Divisors bleibt unberücksichtigt und dadurch kann die Kommastelle des Divisors allein durch den Verschiebevorgang $=16$ werden, wenn die Bedingung

$KT\bar{O} = DV\bar{O} . KP . := . TKb$

erfüllt wird.

In diesem Fall würde das Komma über die 8. Stelle hinauslaufen müssen. Dieses wird aber verhindert, wenn die anschließende Rechnung

x Kommastelle Dividend - Kommastelle Divisor $3 8$

ergibt. In diesem Fall wird die Bedingung

$KTO . KT\bar{O} . KP . PK\bar{O} . DVO . := . TKb$

erfüllt. KTO kann dann die Kippstufe $DK\bar{O}$ schalten, so daß die

Stellenverschiebung und Divisionsrechnung abgebrochen werden kann, wenn das Komma die 8. Stelle erreicht hat.

Kippstufe S

Anfangstakt und Taste schalten Kippstufe S in $S\bar{0}$. Die Rückstellung erfolgt durch DVO und den auslösenden Impuls K. Die Funktionsweise der Shiftung sh. Funktionsregister.

Die SaldieranzeigeKurzbeschreibung

Die Saldieranzeige speichert die Information über das Vorzeichen der einzelnen Speicher. Ebenfalls wird hier die additive oder subtraktive Verknüpfung zweier vorzeichenbehafteter Speicher festgelegt; hierbei sind die Regeln der Algebra zugrunde gelegt. Zwei Werte mit gleichen Vorzeichen ergeben immer plus.

Zwei Werte mit ungleichen Vorzeichen ergeben immer ein negatives Resultat. (Multiplikation-Division)

Weiterhin wird von dieser Platte die Ansteuerung der Minuslampe, Speicheranzeige und der Kapazitätsanzeige übernommen.

Erklärung

Die Festlegung der additiven oder subtraktiven Verknüpfung zweier vorzeichenbehafteter Register wird von den monostabilen Kippstufen RWA, RWB und RWC festgelegt. Die Grundstellung der Stufen ist 0. Eine Umstellung nach $\bar{0}$ von RWA kann dann erfolgen, wenn MZ 10 und die Funktion +- gegeben ist.

RWB geht in die Stellung $\bar{0}$ durch den Funktionsablauf $_{+}III$, $_{+}I$, $_{-}II$ und der jeweiligen Stellung der Stufen MZ 3, MZ 4, MZ 5. Die Kippstufen MZ 3, 4 und 5 übernehmen das Minuszeichen der einzelnen Register. Die Stufen gehen in die Stellung $\bar{0}$ mit dem Befehl $US\bar{0}$ (ausgelöst durch den Zehnerübertrag in der 15. Stelle) und dem jeweiligen Funktionsbefehl.

Von dem Funktionsregister kommt die Information RW+ oder RW-. Durch die jeweilige Stellung von RWA und RWB geht die Kippstufe RWC in die Stellung RW- oder RW+.

Die genaue Funktion der Saldierung wird beim Erklären folgender Rechenbeispiele klar. Hierbei muß aber das Funktionsregister und der Taktverteiler mit einbezogen werden.

Beispiel $5-8 = -3$

Mit dem Betätigen der Taste - geht RW in RW- und RWC damit in $\bar{RW-}$. Mit dem Befehl $_{+}III$ und $US\bar{0}$ MZ 3 $\bar{0}$ und dem Speichertakt geht MZ 3 in die Stellung $\bar{0}$.

Der Befehl $US\bar{0}$ kommt durch den sich in der Subtraktion ergebenden Zehnerübertrag in der 15. Stelle.

Mit dem Wechseln von MZ 30 in $\bar{0}$ und dem Programmbefehl $_{+}III=$, $MS\bar{0}$ und 4. Takt wird die Information von MZ 30 nach MZ 1 übernommen. Die Lampe - brennt.

Beispiel $-12 \times 12 = -144$

Mit dem Betätigen der Minustaste, es wird das Vorzeichen des ersten Wertes bestimmt, geht RW auf dem Funktionsregister in RW-. Mit dem Befehl RW- und der Grundstellung 0 der Stufen RWA und RWB geht \overline{RWC} in $\overline{0}$ und gibt somit den Befehl $\overline{RW-}$.

Die Information des Vorzeichens des ersten Wertes wird mit dem Betätigen der Taste x von MZ 2 übernommen. Das bedeutet, daß MZ 2 nach $\overline{0}$ schaltet mit $\overline{RW-}$, VZO, der Taste x und dem Speichertakt. Mit der Taste x geht aber auch RW wieder an RW+ und zwar mit der Tastenlöschung als Auslösender.

Beim Betätigen der Gleichtaste geht die Minuszeicheninformation von MZ 2 nach MZ 1 mit den Impulsen MZ 20, x=, MZ 10 und GTO (Anstiegsflanke).

Beispiel $12 \times -12 = -144$

Bei dieser Rechnung bleibt MZ 2 völlig unberührt. Das Minuszeichen wird direkt von MZ 1 übernommen, hervorgerufen durch die Minustaste, die zur Vorzeichenbestimmung des zweiten Wertes gedrückt wurde. Daß RW mit der Minustaste nach x nicht wieder in RW- gesetzt werden kann, wird durch die Nichterfüllung des UND-Gatters Taste -, VZO auf dem Funktionsregister verhindert, denn mit dem Drücken der Taste x geht VZ in VZ $\overline{0}$.

MZ 1 geht in $\overline{0}$ mit der Taste -, VZ $\overline{0}$ und dem Anfangstakt.

Beispiel $-12 \times -12 = +144$

Mit dem Betätigen der Taste -, zur Bestimmung des Vorzeichens des ersten Zahlenwertes, geht RW in -.

Zusammen mit RW- und der Grundstellung der Stufen RWA und RWB geht RWC in die Stellung $\overline{RW-}$. Mit $\overline{RW-}$, VZO, Taste x und Speichertakt geht MZ 2 in die Stellung $\overline{0}$.

Wenn die Taste x gedrückt wird, schaltet RW wieder in RW+ und damit kommt auch $\overline{RW+}$. Die Verknüpfung bekommt also den Befehl positiv zu rechnen. Das zweite Minuszeichen schaltet zusammen mit VZ $\overline{0}$ und dem Anfangstakt MZ 1 in $\overline{0}$. Damit kommt die Minuslampe zum Leuchten.

Mit dem Betätigen der Taste = geht MZ 1 zusammen mit x=, MZ 2 $\overline{0}$, MZ 1 $\overline{0}$ und GTO auf 0 zurück, die Minuslampe erlischt.

Da der Zahlenwert durch die Regeneration in Register 2 erhalten bleibt, muß auch das dazugehörige Vorzeichen gespeichert werden.

Dies geschieht in MZ 2. MZ 2 geht erst bei einer neuen Ziffern-
eintastung, bei AL \bar{O} oder mit der Taste : und x nach 0 zurück.

Die Saldierung bei Division ist mit den beschriebenen Multiplikations-
beispielen identisch.

FunktionsregisterKurzbeschreibung

Das Funktionsregister dient zur Zwischenspeicherung der eingegebenen Funktionsbefehle bis zur Beendigung der Rechnung.

Weiterhin werden in einem 4-stufigen Zähler die gerechneten Stellen gezählt und die Maschine nach 15 Stellenverschiebungen gestoppt.

Die Funktionsbefehle werden hier mit Hilfe eines bestimmten Systems von ODER-Gattern zu Befehlen zusammengefaßt. Diese Gruppenebefehle und deren Zusammensetzung sind:

$T1 = \text{Taste } :, \text{Taste } x, \text{Taste } = T 3$

$T3 = \text{Taste } \bar{I}, \text{Taste } \bar{I}, \text{Taste } \bar{II}, \text{Taste } II, \text{Taste } - . VZO,$
Taste +.

Kommalöschung = T 1

+ = Taste +, Taste - . VZO, $\overset{+}{\underset{-}{+}} III =$, Taste I, Taste II
Taste \bar{I} , Taste \bar{II}

FR

Die Kippstufe FR ist eine Dreifach-Schaltstufe, die nach dem Betätigen der Tasten +, -, : oder x in die entsprechende Stellung geht. Diese Stellung bleibt solange erhalten, wie nur eine der oben aufgezählten Funktionstasten gedrückt ist.

Zusammen mit dem Impuls der Kippstufe GT, welcher durch das Betätigen der Taste = hervorgerufen wird, erfüllt der Befehl von FR ein entsprechendes UND-Gatter. Der gebildete Befehl wird in einem nachfolgenden Verstärker verstärkt.

Die drei Möglichkeiten sind: $\overset{+}{\underset{-}{+}} III =$, $x=$ und $:=$.

Dadurch werden die entsprechenden Rechenbefehle gegeben.

Die Rückstellung von GT nach 0 (Beendigung der Rechnung) kann mit:

UKO . x 3 (Multiplikation)
MS $\bar{0}$. Speichertakt (Addition oder x=)
PCO . : = (Division)

erfolgen.

RW

Die Kippstufe RW bestimmt im Zusammenhang mit RWA und RWB die additive oder subtraktive Verknüpfung.

RW kann mit jedem Funktionsbefehl, der in irgendeiner Weise mit Minusrechnung zusammenhängt, in die Stellen RW- gehen.

Mit Ausnahme, wenn die Taste - gedrückt wird, aber zuvor ein x oder : Funktionsbefehl gegeben wurde, denn RW kann nur mit Taste - und VZO nach RW - gehen.

Jeder Funktionsbefehl, der eine additive Rechnung hervorruft, geht RW nach RW+ .

RW geht nach + mit Beendigung jeder Rechnung durch GTO. Eine Ausnahmemöglichkeit zeigt der Ablauf bei Division. Während der Division muß RW von - nach + gehen, um den zuviel gezählten Divisionsschritt im Zwischenregister wieder abziehen zu können. Dieses geschieht mit KD $\bar{0}$. : = PAO. Dabei wird die Anstiegsflanke von PAO als auslösender Impuls benötigt. Mit dem Löschen von Register III geht RW in + .

KD

Die Kippstufe KD steuert den Ablauf des Umschaltens von Vorwärtszählung auf Rückwärtszählung. Das Umschalten erfolgt durch die Vorbereitung von RW- . : = und ZÜ-Ausgang. Der auslösende Impuls ist der Speichertakt.

Durch KD $\bar{0}$ kann dann RW nach + gestellt werden. Die Rückstellung erfolgt in diesem Falle durch KD $\bar{0}$, := und der Anstiegsflanke von PAO.

Dieser Vortrag steht aber nicht im Zusammenhang mit einer Kapazitätsüberschreitung, die durch das Blinklicht ausgedrückt wird. Findet eine Kapazitätsüberschreitung mit Blinklicht statt (KD $\bar{0}$. KA $\bar{0}$ = Blinklicht), so wird die Kippstufe KD von dem Impuls KD und dem Speichertakt angesteuert.

Die Rückstellung von KD erfolgt in diesem Falle mit $KD\bar{0}$ und dem Anfangstakt.

Der Zähler

Bei Multiplikation und Division werden die Stellen nacheinander einzeln verrechnet. Und zwar findet diese Verarbeitung im Zwischenregister statt. Aufgrund der Kapazität des Rechners sind also 15 Stellenverschiebungen nötig, bis die letzte Ziffer ins Zwischenregister eingeschoben worden ist.

Diese Stellenverschiebungen werden in den 4 Zählstufen ZA, ZB und ZC und ZD gezählt und zwar von der Stellung der Kippstufen $Pa\bar{0}$. $PB\bar{0}$.

Die jeweiligen Stellungen der einzelnen Kippstufen werden von zwei ODER-Gattern abgefragt. Das eine ODER-Gatter ist der direkte Ausgang ZW 15 (4 Eingänge), während das andere ODER-Gatter den Schmitt-Trigger ZW steuert. Ist der Zähler gelöscht, d.h. alle Stufen befinden sich in der Stellung 0, so führt das ODER-Gatter von ZW kein Signal. Damit ist der Schmitt-Trigger in seiner Grundstellung und zeigt die Information Zählregister 0 an.

Sobald Stellenverschiebungen gezählt werden, führt das ODER-Gatter L-Signal und der Schmitt-Trigger geht in $\bar{0}$. Damit ist also die Information Zählregister $\bar{0}$ gegeben. Nach 15 Stellenverschiebungen ist der Zähler wieder in seiner Grundstellung angelangt, das ODER-Gatter gibt kein L-Signal und ZW gibt die Aussage: Zählregister 0. Hiermit wird der Maschine der Befehl zum Stoppen der Rechnung gegeben, da alle Speicherkerne abgefragt und verarbeitet worden sind.

Der Ausgang ZW 15 führt immer L-Signal, außer dem ersten und dem zweiten Verschiebeschritt. Mit dem ersten Zählimpuls führt ZW 15 O-Signal. Beim zweiten Zählimpuls geht ZW 15 wieder auf L. Doch die Anstiegsflanke genügt nicht, um eine Kommaerhöhung durchführen zu können. Dieser Ausgang ZW 15 dient der Kommastellenverrechnung bei Division.

Hierbei sei erinnert an die Formel:

$$\begin{array}{r}
 \text{Kommastelle Dividend} \\
 - \quad \quad \quad \text{Divisor} \\
 \hline
 + \quad \quad \quad \underline{\quad \quad \quad 13 \text{ Verschiebeschritte}} \\
 \text{Kommastelle Division,}
 \end{array}$$

wobei die "13" durch die Anzahl der Stellenverschiebungen durch den Ausgang ZW 15 gebildet wird.

Die Rückstellung des Zählers kann durch Tastenlöschung und Kommalöschung (durch den Druck einer Funktionstaste) erfolgen.

Durch den Befehl ZW-Löschen, von DK, nach Beendigung der Komma-rechnung bei Division kann der Zähler gelöscht werden.

Ebenfalls muß der Zähler gelöscht werden, wenn ein Rechts-schritt durchgeführt werden soll.

Hierbei wird durch die Taste das Zählwerk gelöscht und dann mit $\bar{S}0$ und der jeweiligen Vorbereitung durch ZA und mit 15 Speichertakten hochgezählt.

SteuerungAllgemeine Beschreibung

Auf der Platte 28 (Steuerung) befinden sich drei verschiedene Schalt- bzw. Funktionskreise.

- 1.) Die automatische Regelstufe für die +12V-Grundspannung
- 2.) Die automatische Regelstufe für die -12V, die ausschließlich auf dem Speicherzähler, Treiberschalter und der Sonderfunktion benötigt werden.
- 3.) Die Programmstufen A, B und C (gekennzeichnet mit PA, PB, PC).

Diese drei Kippstufen bestimmen den Funktionsablauf im Gerät.

Die in den verschiedenen Funktionsabläufen eingenommenen Schaltstellungen schlüsseln zusammen mit den eingegebenen Funktionsbefehlen die Einzelbefehle wie Lesen und Schreiben auf:

z.B. PAO PBO PC $\bar{0}$ = Lesen 1
 PA $\bar{0}$ PBO PC $\bar{0}$ = Schreiben 1

Bei Beginn einer Rechenfunktion wird in den meisten Fällen die Kippstufe PC durch F-Start und den Anfangstakt angesteuert, während die Kippstufe PA mit jedem Speichertakt geschaltet wird. Dieses Schalten (nach jedem Speicherdurchlauf) bedeutet, daß im Rechner ein neuer Speicherdurchlauf beginnt, d.h. daß der nächste Schritt durchgeführt werden kann:

z.B. automatische Löschung, Stellenverschiebung, Kommavergleich, Kommaerhöhung usw..

Die drei Steuerstufen können von Rechenbefehlen gesteuert werden, wie z.B. x=, := oder ZW.-Reg. 0. Diese Befehle lösen dann den nächsten Speicherdurchlauf aus, oder lassen den gleichen wiederholen, bis eben der entsprechende Befehl der Weiterverarbeitung kommt.